

第四章 触发器

4.1 概述



组合逻辑电路的特点

组合逻辑电路任一时刻的输出状态只决定于该时刻各输入变量的状态，而与电路之前的状态无关。电路**没有反馈回路**。

门电路是构成组合电路的基本单元电路。

时序逻辑电路的特点

时序逻辑电路中，任一时刻的输出状态不仅取决于该时刻各输入变量的状态，而且与电路之前的状态有关。电路**有反馈回路**。

触发器是构成时序电路的基本单元电路。

4.1 概述

触发器：Flip - Flop，简称为 FF，又称双稳态触发器。

触发器是构成时序逻辑电路的基本单元电路。它是一种**具有记忆功能**、能储存1位二进制信息的逻辑电路。

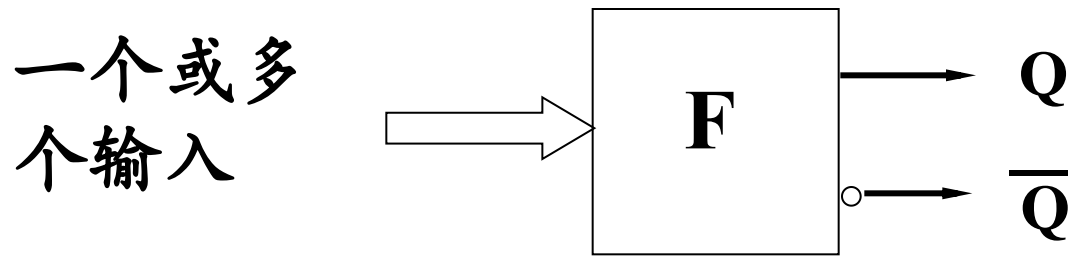


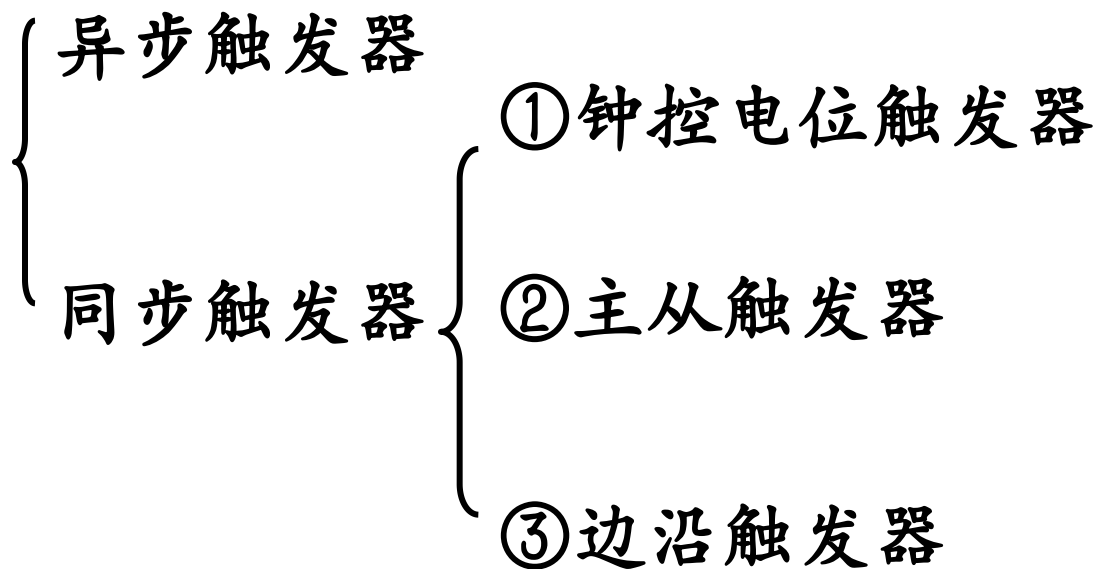
图4.1.1 触发器的框图

1、触发器的特点：

- (1) 具有**两种不同的稳定状态**：“0”或“1”。
- (2) 去掉输入信号后，触发器的状态能长期保存。——**即具有记忆功能**。
- (3) 部分触发器能够在新的信号作用下，从一种稳定状态翻转到另一种稳定状态——**即具有翻转功能**。

2、触发器的分类

1.按是否受控于**时钟脉冲(CP——Clock Pulse)**



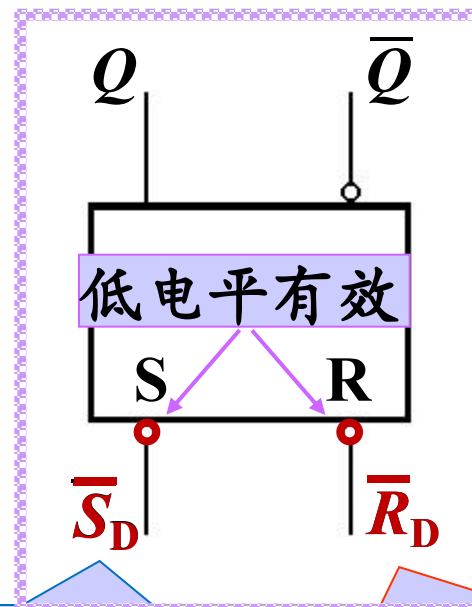
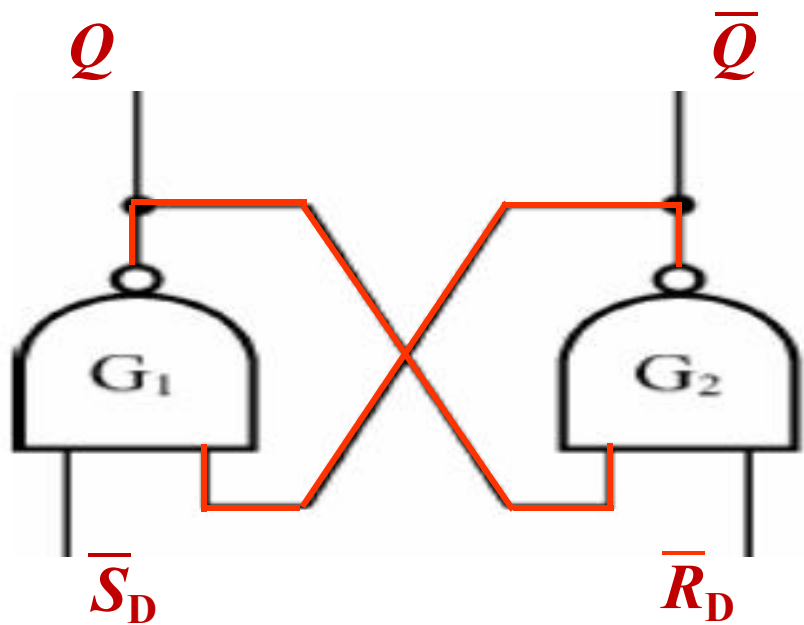
2.按实现的逻辑功能

SRFF, DFF, JKFF, TFF, T'FF

4.2 基本 SR 触发器(SRFF)

一、由与非门组成的基本 SR 触发器

1. 电路

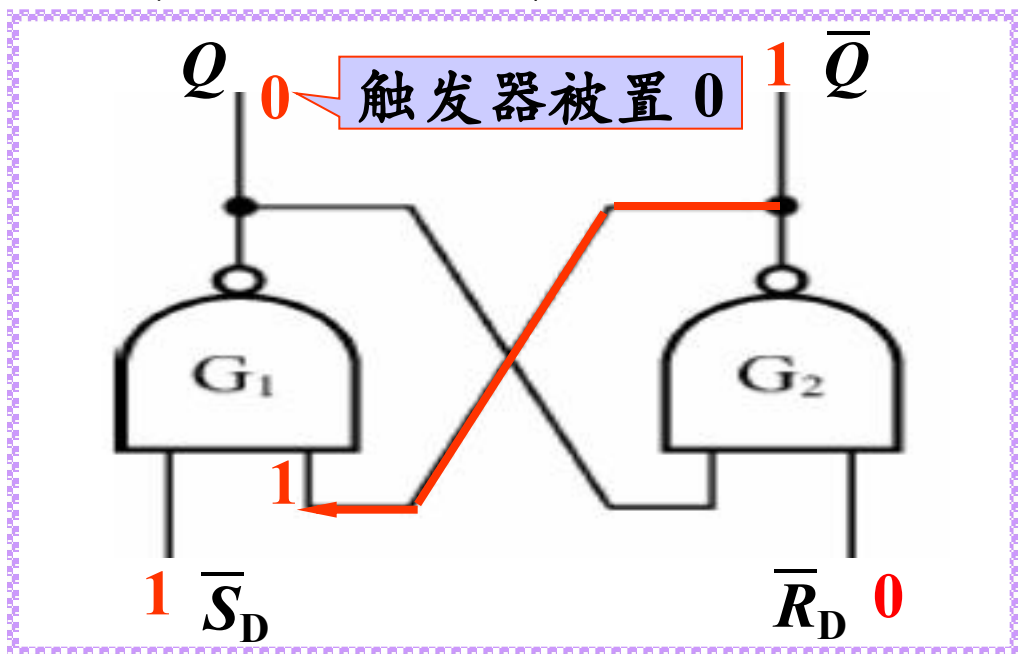


直接置1端，也称置位端 S 。即 Set

直接置0端，也称复位端 R 。即 Reset

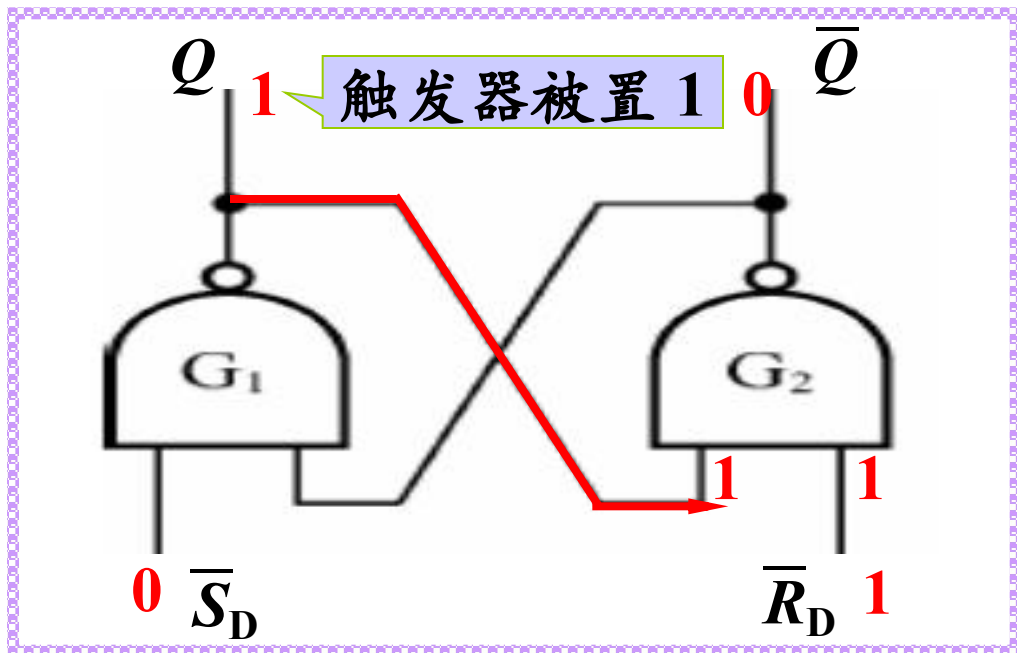
$Q = 1, \bar{Q} = 0$ 时，称为触发器的 1 状态，记为 $Q = 1$ ；
 $Q = 0, \bar{Q} = 1$ 时，称为触发器的 0 状态，记为 $Q = 0$ 。

2. 工作原理及逻辑功能



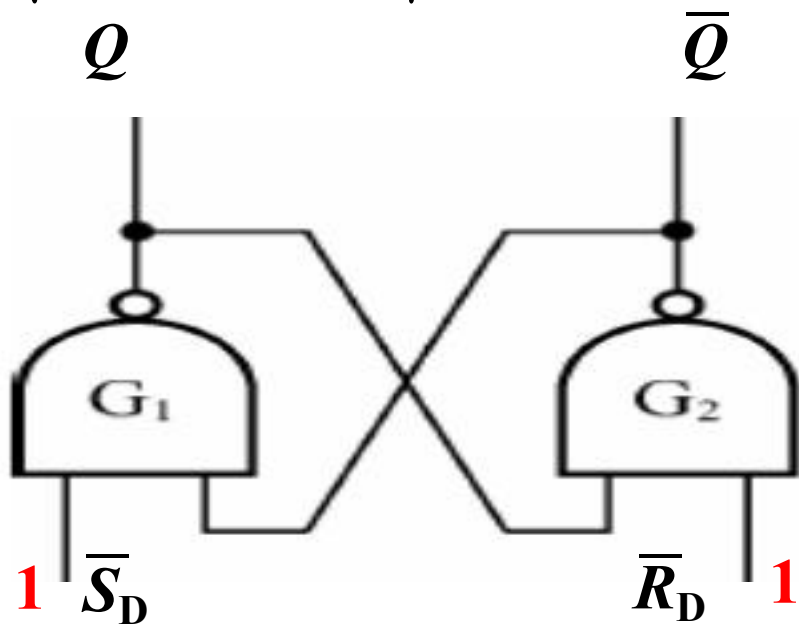
输 入		输 出		功 能 说 明
\bar{S}_D	\bar{R}_D	Q	\bar{Q}	
0	0			
0	1			
1	0	0	1	触发器置0
1	1			

2. 工作原理及逻辑功能



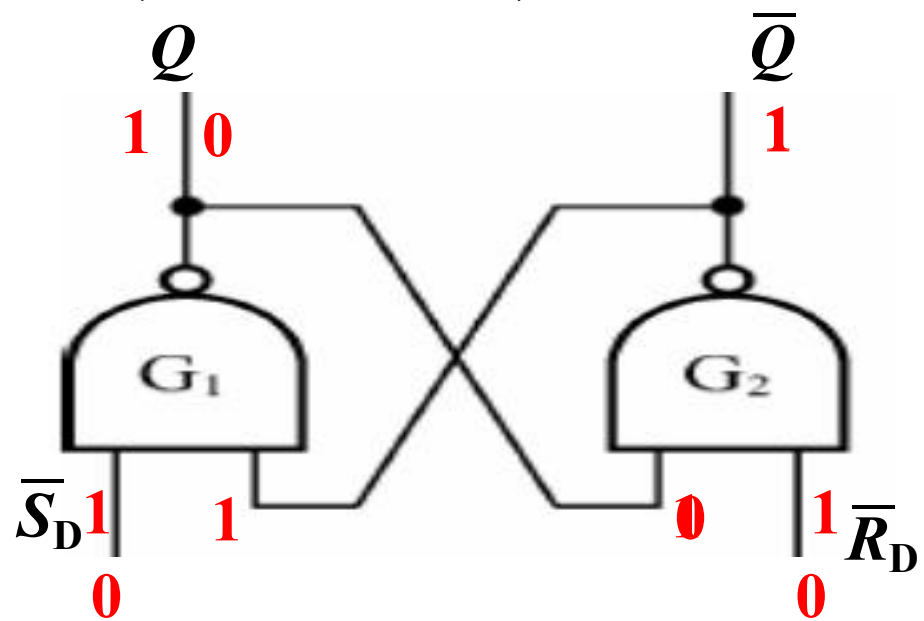
输 入		输 出		功 能 说 明
\overline{S}_D	\overline{R}_D	Q	\overline{Q}	
0	0			
0	1	1	0	触发器置1
1	0	0	1	触发器置0
1	1			

2. 工作原理及逻辑功能



输 入		输 出		功 能 说 明
\bar{S}_D	\bar{R}_D	Q	\bar{Q}	
0	0			
0	1	1	0	触发器置 1
1	0	0	1	触发器置 0
1	1	不	变	触发器保持原状态不变

2. 工作原理及逻辑功能

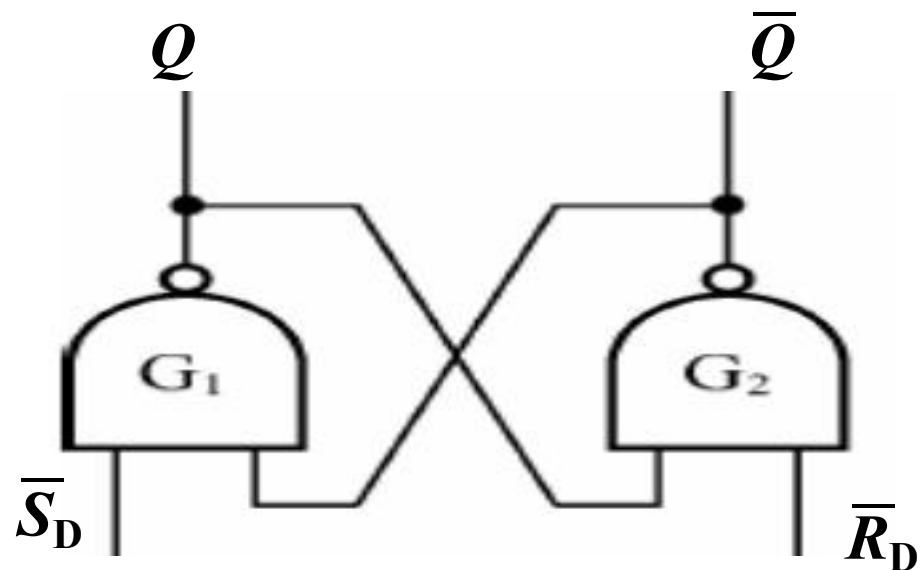


1. 输出 Q 和 \bar{Q} 均出 1，与触发器输出规定不符。

2. 当 \bar{S}_D 和 \bar{R}_D 同时由 0 变 1 时，输出状态可能为 0，也可能为 1，即输出状态不定。因此，这种情况禁用。

输入		输出		功能说明
\bar{S}_D	\bar{R}_D	Q	\bar{Q}	
0	0	1	1	禁止使用
0	1	1	0	触发器置 1
1	0	0	1	触发器置 0
1	1	不	变	触发器保持原状态不变

2. 工作原理及逻辑功能



现态：指触发器在输入信号变化前的状态，也称当前状态。

用 Q^n 表示。

次态：指触发器在输入信号变化后的状态，也称下一状态。

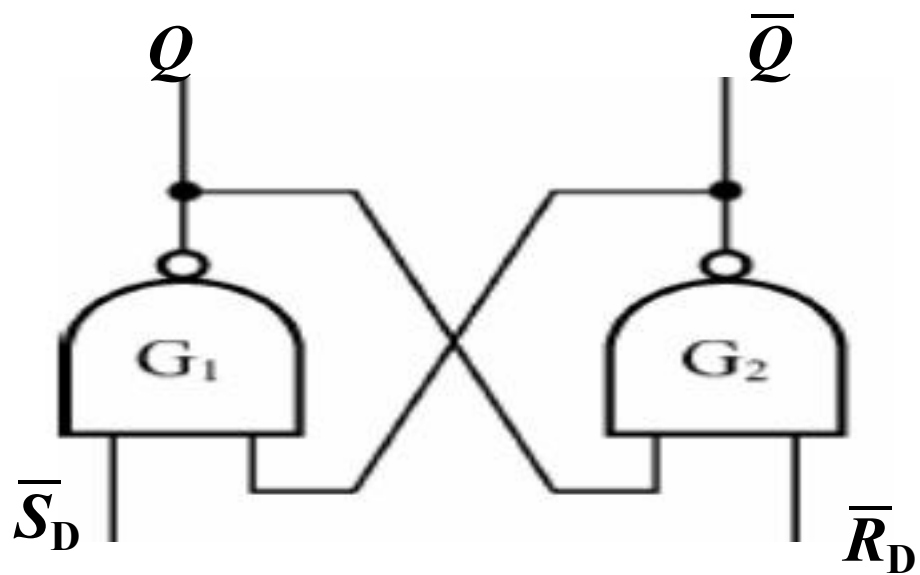
用 Q^{n+1} 表示。

输 入		输 出		功 能 说 明
\overline{S}_D	\overline{R}_D	Q	\overline{Q}	
0	0	1	1	禁止使用
0	1	1	0	触发器置 1
1	0	0	1	触发器置 0
1	1	不	变	触发器保持原状态不变

第四章 触发器

4.2 基本SRFF

3. 时序逻辑电路的功能描述



时序电路功能描述:

状态转移表(类似真值表)

功能表

次态方程 (类似表达式)

激励表

状态转移图

波形图

逻辑图

组合电路的功能描述:

真值表 (卡诺图)

功能表

表达式

波形图

逻辑图

现态: 当前状态, 用 Q^n 表示。

次态: 下一状态, 用 Q^{n+1} 表示。



3. 时序逻辑电路的功能描述

(1) 状态转移表(类似真值表)

\bar{S}_D	\bar{R}_D	Q^n	Q^{n+1}	功能
0	0	0	ϕ	不允许
0	0	1	ϕ	
0	1	0	1	$Q^{n+1} = 1$ 置“1”
0	1	1	1	
1	0	0	0	$Q^{n+1} = 0$ 置“0”
1	0	1	0	
1	1	0	0	$Q^{n+1} = Q^n$ 保持
1	1	1	1	

输 入		输 出		功 能 说 明
\bar{S}_D	\bar{R}_D	Q	\bar{Q}	
0	0	1	1	禁止使用
0	1	1	0	触发器置 1
1	0	0	1	触发器置 0
1	1	不	变	触发器保持原状态不变

3. 时序逻辑电路的功能描述

(1) 状态转移表(类似真值表)

\bar{S}_D	\bar{R}_D	Q^n	Q^{n+1}	功能
0	0	0	ϕ	不允许
0	0	1	ϕ	
0	1	0	1	$Q^{n+1} = 1$ 置“1”
0	1	1	1	
1	0	0	0	$Q^{n+1} = 0$ 置“0”
1	0	1	0	
1	1	0	0	$Q^{n+1} = Q^n$ 保持
1	1	1	1	

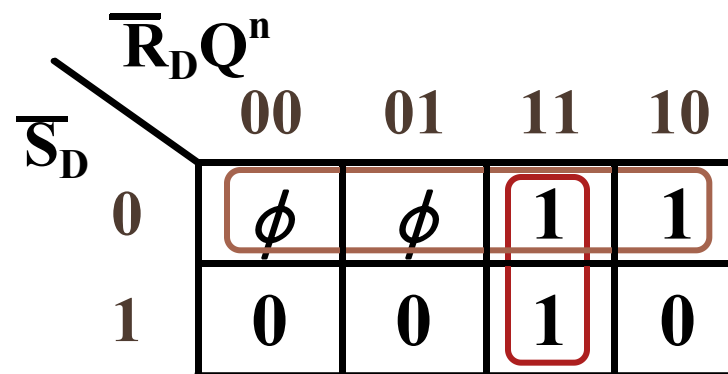
(2) 功能表

\bar{S}_D	\bar{R}_D	Q^{n+1}
0	0	ϕ
0	1	1
1	0	0
1	1	Q^n



(3) 次态方程 (类似表达式)

\bar{S}_D	\bar{R}_D	Q^n	Q^{n+1}	功能
0	0	0	ϕ	不允许
0	0	1	ϕ	
0	1	0	1	$Q^{n+1} = 1$ 置“1”
0	1	1	1	
1	0	0	0	$Q^{n+1} = 0$ 置“0”
1	0	1	0	
1	1	0	0	$Q^{n+1} = Q^n$ 保持
1	1	1	1	



\bar{S}_D	$\bar{R}_D Q^n$	00	01	11	10
0		ϕ	ϕ	1	1
1		0	0	1	0

次态方程的卡诺图

次态方程为：

$$\begin{cases} Q^{n+1} = \bar{\bar{S}}_D + \bar{R}_D Q^n \\ \bar{S}_D + \bar{R}_D = 1 \text{ (约束条件)} \end{cases}$$

(4) 激励表

\bar{S}_D	\bar{R}_D	Q^{n+1}
0	0	$\times(\phi)$
0	1	1
1	0	0
1	1	Q^n

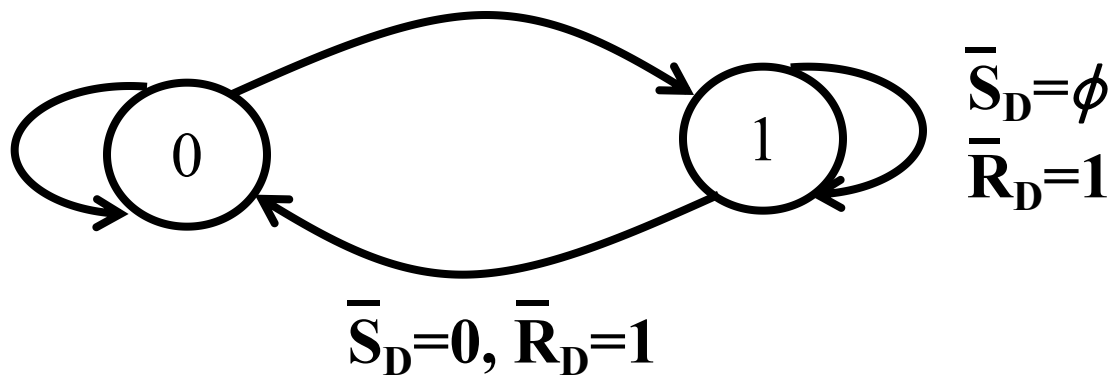
表 4.2.3 与非门基本SR触发器的激励表

状态转移		输入条件	
Q^n	\longrightarrow	Q^{n+1}	
0	0	0	ϕ
0	1	1	1
1	0	0	0
1	1	1	ϕ

(5) 状态转移图 (状态图)

描述触发器的状态转换关系及转换条件的图形称为状态转移图。

$$\begin{aligned} \bar{S}_D &= 1 \\ \bar{R}_D &= \phi \end{aligned}$$



状态转移		输入条件	
Q^n	$\rightarrow Q^{n+1}$	\bar{S}_D	\bar{R}_D
0	0	1	ϕ
0	1	0	1
1	0	1	0
1	1	ϕ	1

(6) 波形图

工作波形图又称为**时序图**，是描述触发器的输出状态随时间和输入信号变化的规律的图形。

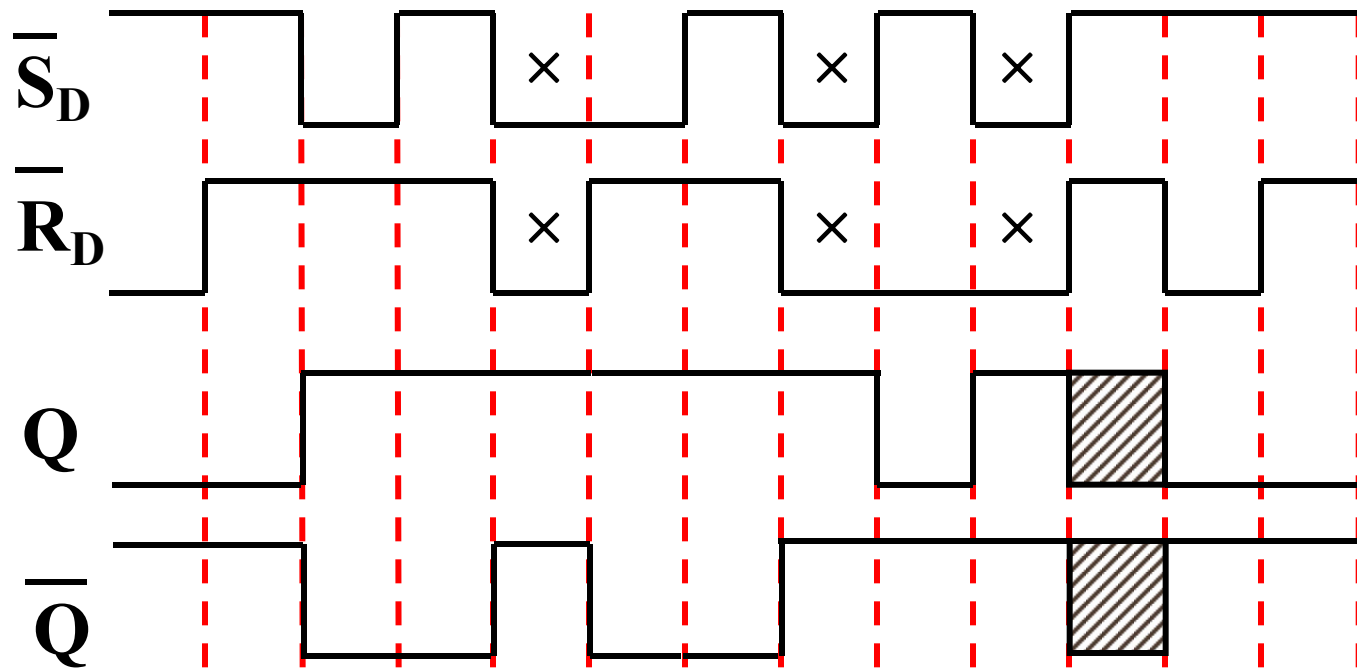
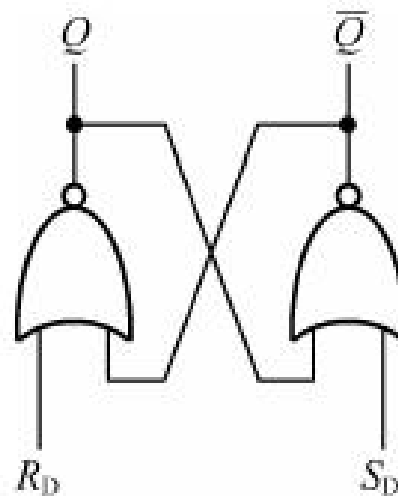


图 4.2.4 与非门基本触发器的波形图

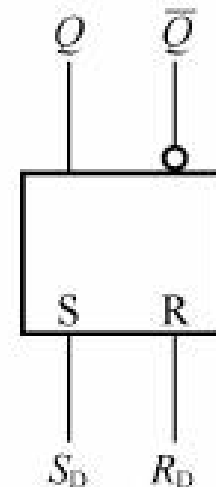
由或非门组成的基本SRFF

一、电路及符号

二、工作原理



(a) 逻辑图



(b) 逻辑符号

$$R_D = S_D = 0$$

$$Q^{n+1} = Q^n, \overline{Q^{n+1}} = \overline{Q^n} \quad \text{保持}$$

$$S_D = 0, R_D = 1$$

$$Q^{n+1} = 0, \overline{Q^{n+1}} = 1 \quad \text{置 0}$$

$$S_D = 1, R_D = 0$$

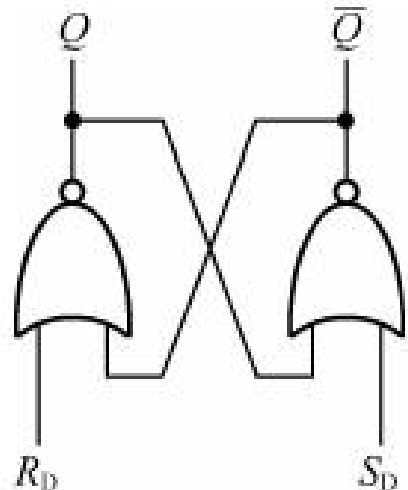
$$Q^{n+1} = 1, \overline{Q^{n+1}} = 0 \quad \text{置 1}$$

$$R_D = S_D = 1$$

$$Q^{n+1}, \overline{Q^{n+1}} \text{ 均为 } 0 \quad \text{禁止}$$

若高电平同时撤消，则状态不定。

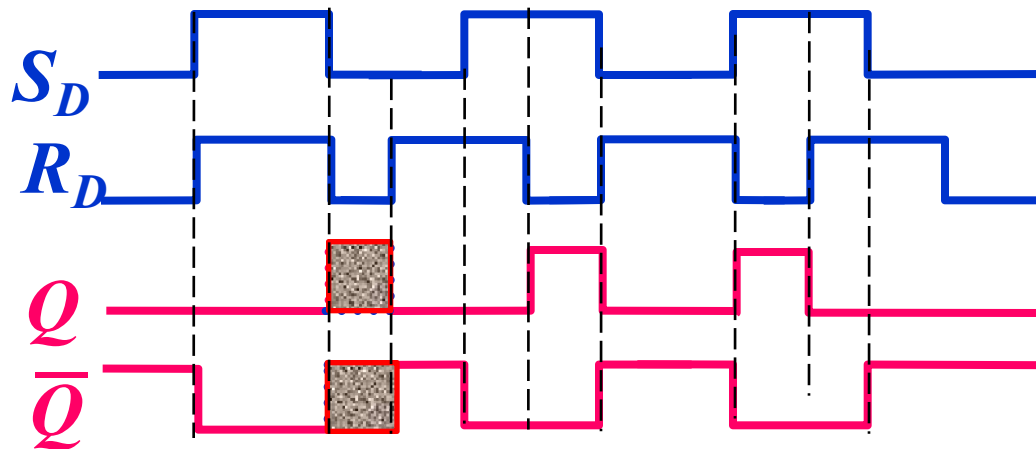
三、功能表和次态方程



S_D	R_D	Q^{n+1}	功能
0	0	Q^n	保持
0	1	0	置 0
1	0	1	置 1
1	1	不用	不许

四、波形图

波形图



$$\begin{cases} Q^{n+1} = S_D + \bar{R}_D Q^n \\ R_D S_D = 0 \text{ 约束条件} \end{cases}$$

五、基本SR触发器主要特点

1. **优点：**结构简单，具有置0、置1、保持功能。
2. **问题：**输入电平直接控制输出状态，抗干扰能力差； R 、 S 之间有约束。

第四章 触发器

4.3 钟控电位触发器

4.3 钟控电位触发器

实际工作中，触发器的工作状态不仅要由触发输入信号决定，而何时动作希望在事先定义好的时间完成。为此，需要增加一个**时钟控制端信号**（CP: Clock Pulse），CP是具有一定周期和脉宽的矩形脉冲。

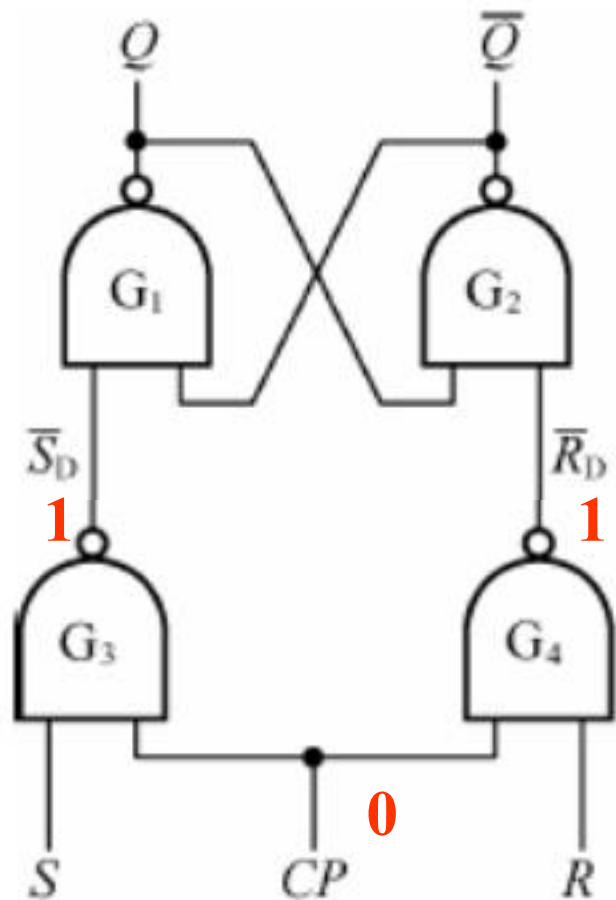
具有时钟脉冲控制的触发器称为钟控触发器。钟控电位触发器属于属于**同步触发器**，而**基本SR触发器**称异步触发器。

钟控SR触发器

钟控D触发器

4.3.1 钟控SR 触发器

1. 电路结构与钟控原理

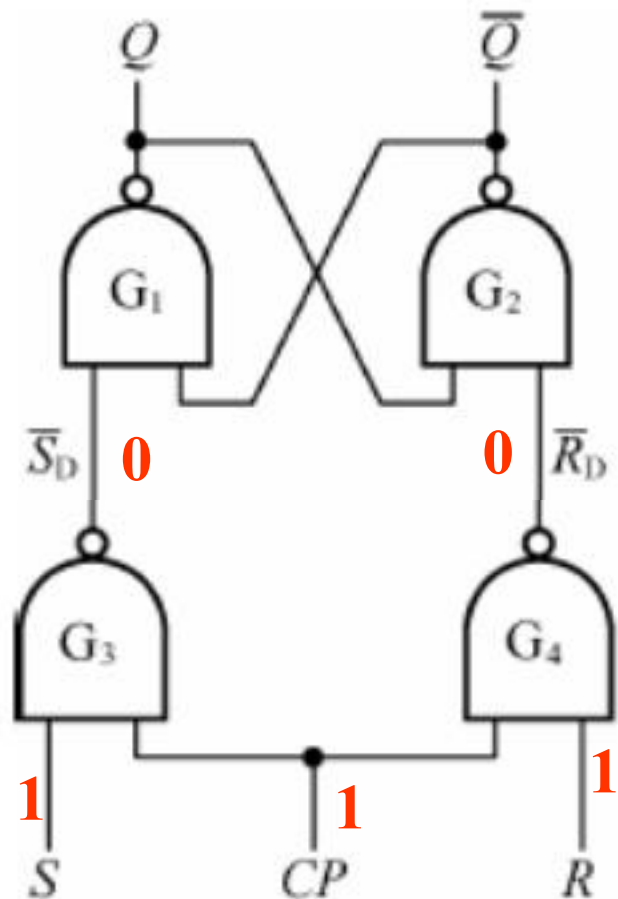


$CP = 0$ 时, G_3 、 G_4 被封锁, 输入信号 S 、 R 不起作用

$\bar{R}_D = \bar{S}_D = 1$, 触发器状态保持不变。

4.3.1 钟控SR 触发器

1. 电路结构与钟控原理



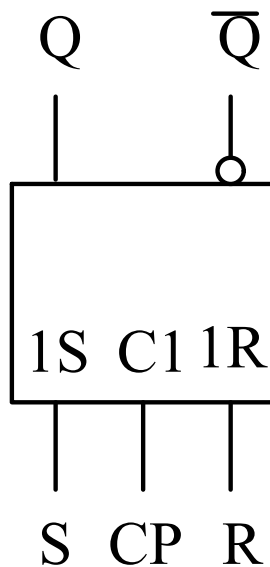
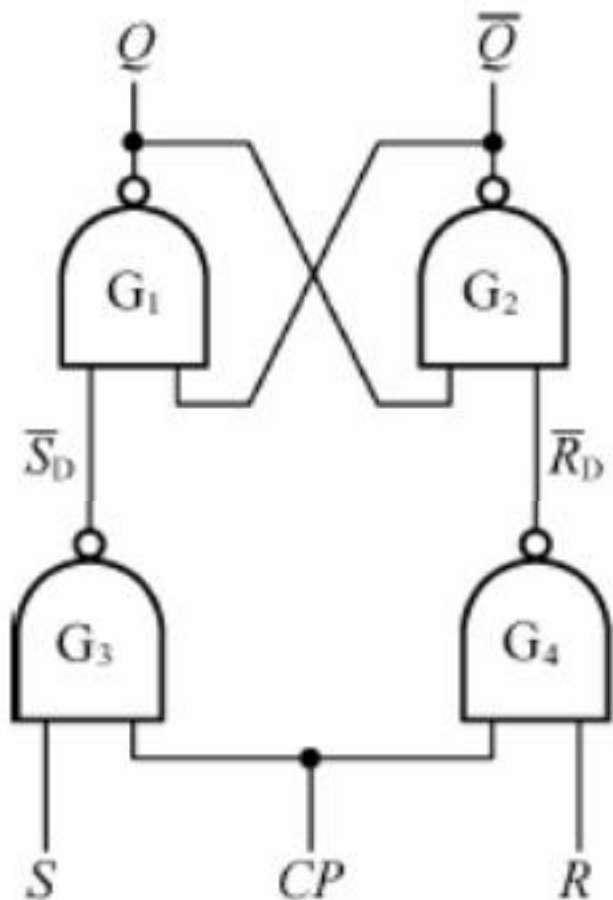
$CP = 1$ 时， G_3 、 G_4 解除封锁，将输入信号 R 和 S 取非后送至基本 SR 触发器的输入端。

$$\bar{R}_D = \bar{R}, \bar{S}_D = \bar{S} \quad \begin{cases} Q^{n+1} = \bar{\bar{S}}_D + \bar{R}_D Q^n \\ \bar{S}_D + \bar{R}_D = 1 \text{ (约束条件)} \end{cases}$$

$$\begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ SR = 0 \text{ (SR不允许同时为1)} \end{cases}$$

4.3.1 钟控SR 触发器

1. 电路结构与钟控原理

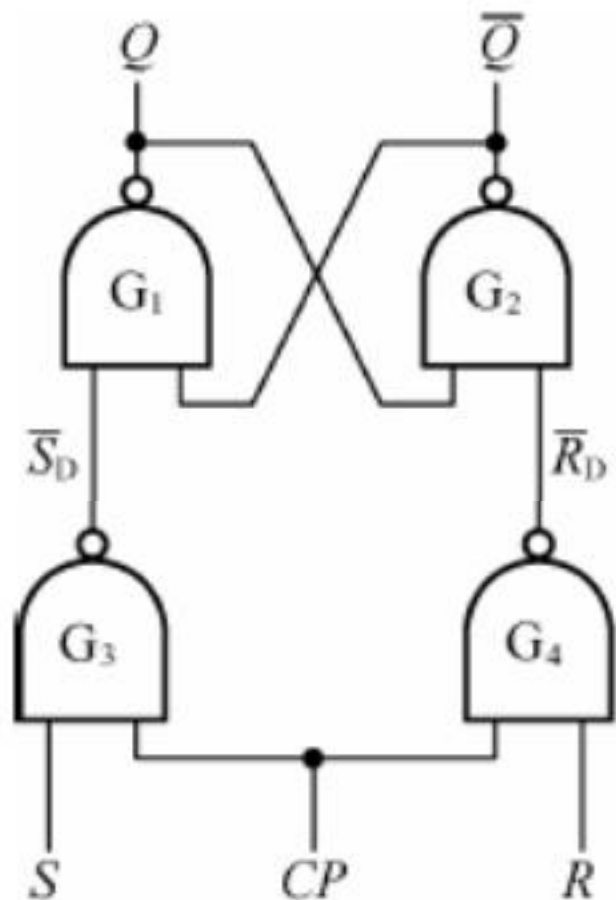


逻辑符号

4.3.1 钟控SR 触发器

(2) 功能表

$$\begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ SR = 0 \end{cases}$$



CP	S	R	Q^{n+1}
0	ϕ	ϕ	Q^n
1	0	0	Q^n
1	0	1	0
1	1	0	1
1	1	1	×



4.3.1 钟控SR 触发器

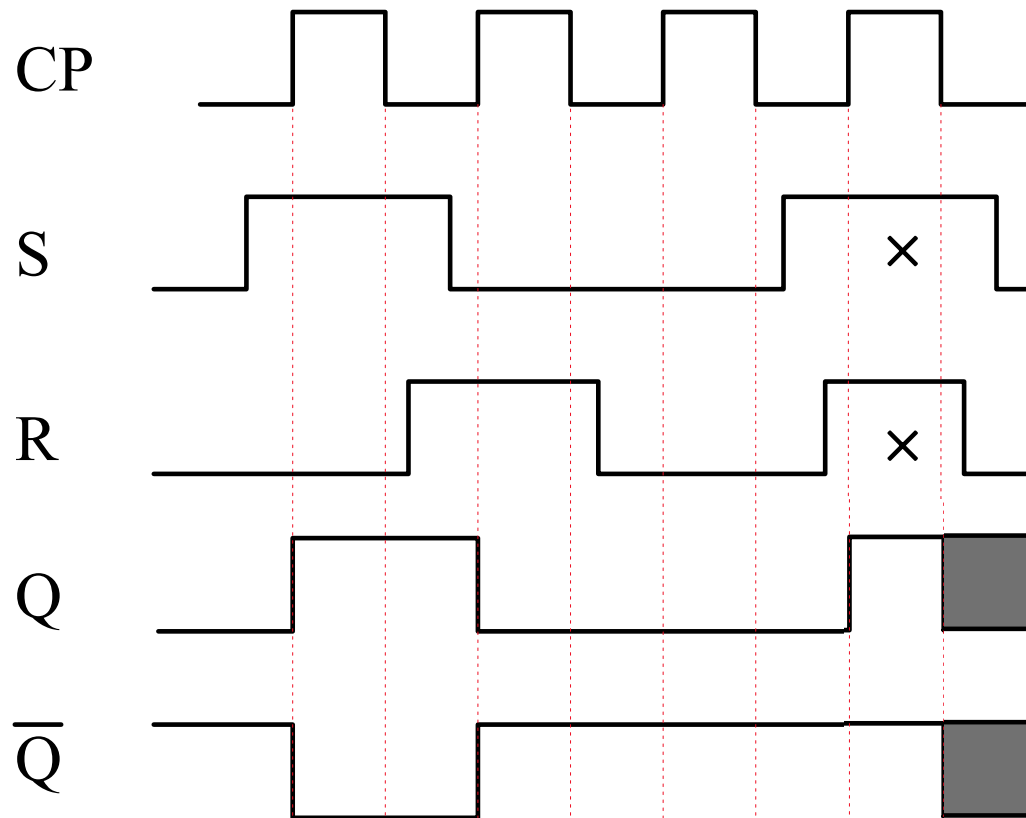
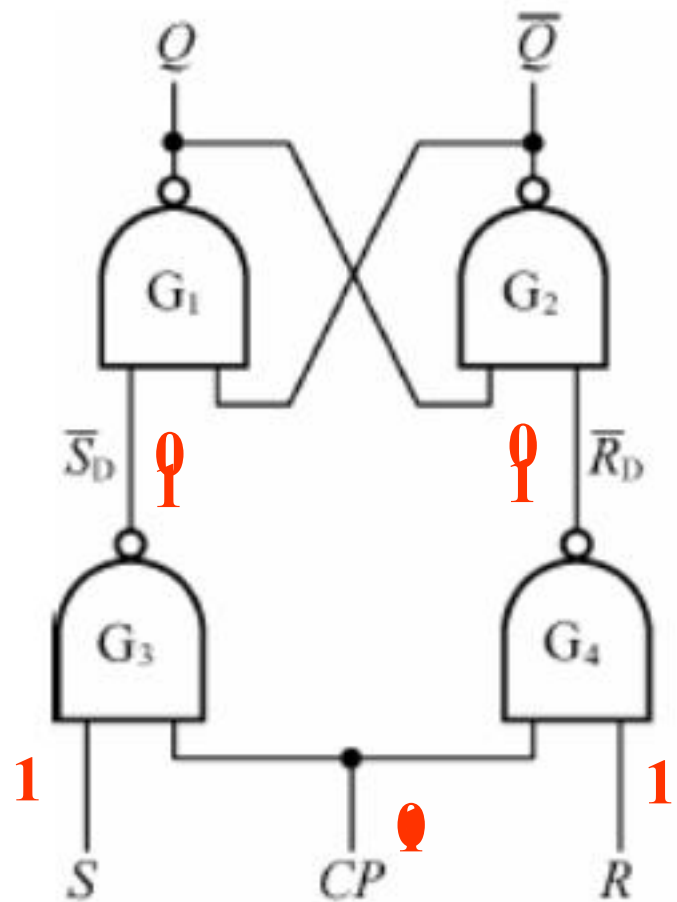
(2) 功能表

CP	S	R	Q^{n+1}
0	ϕ	ϕ	Q^n
1	0	0	Q^n
1	0	1	0
1	1	0	1
1	1	1	×

(3) 激励表

$Q^n \rightarrow Q^{n+1}$	S	R
0 0	0	ϕ
0 1	1	0
1 0	0	1
1 1	ϕ	0

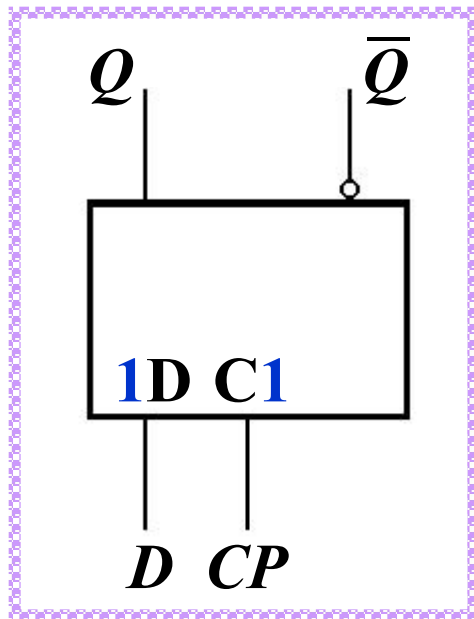
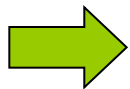
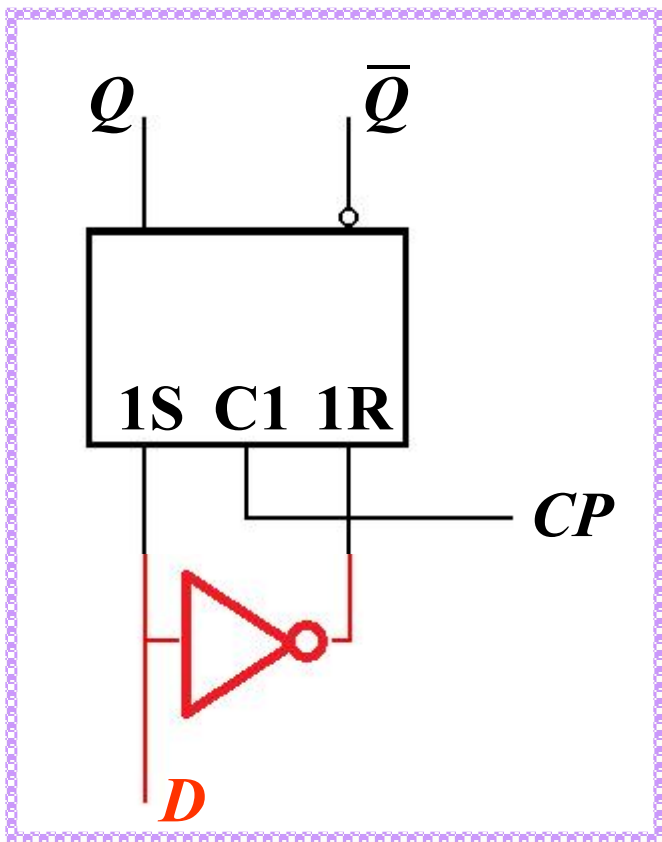
(3) 波形图



钟控SR触发器解决了钟控问题，但是SR依然受约束。

4.3.2 钟控 D 触发器

1. 电路结构、逻辑符号和逻辑功能



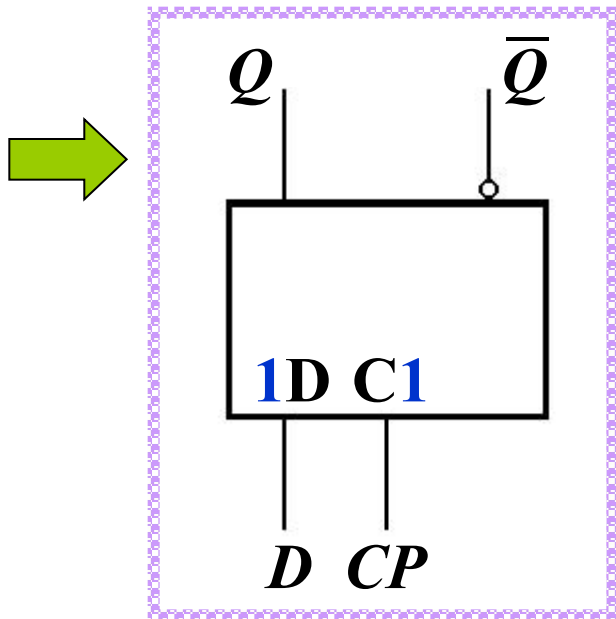
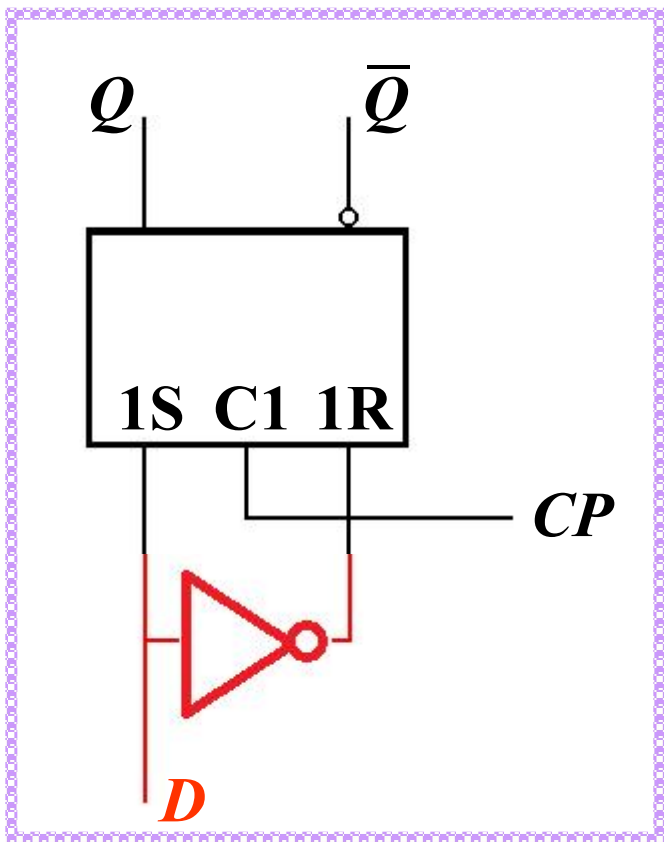
$$S=D, R=\bar{D}$$

$$\begin{cases} Q^{n+1} = S + \bar{R}Q^n = D + DQ^n = D \\ SR=0 \text{ 始终满足} \end{cases}$$

次态方程 $Q^{n+1} = D$

4.3.2 钟控 D 触发器

2. D 触发器的次态方程、功能表、激励表和状态转换图



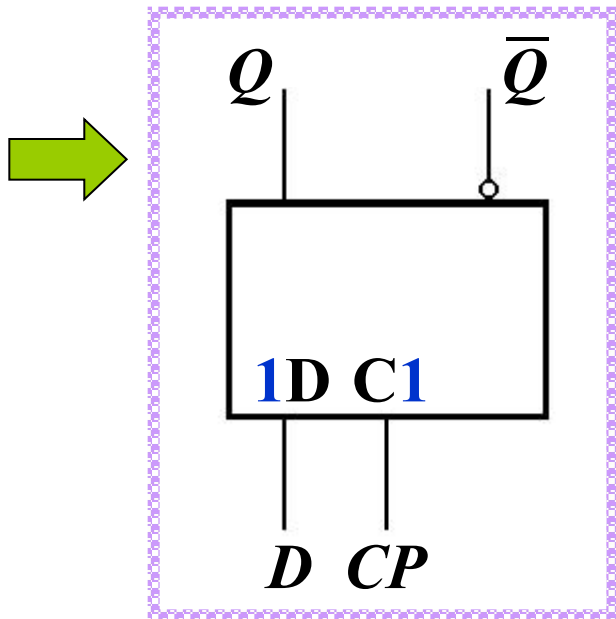
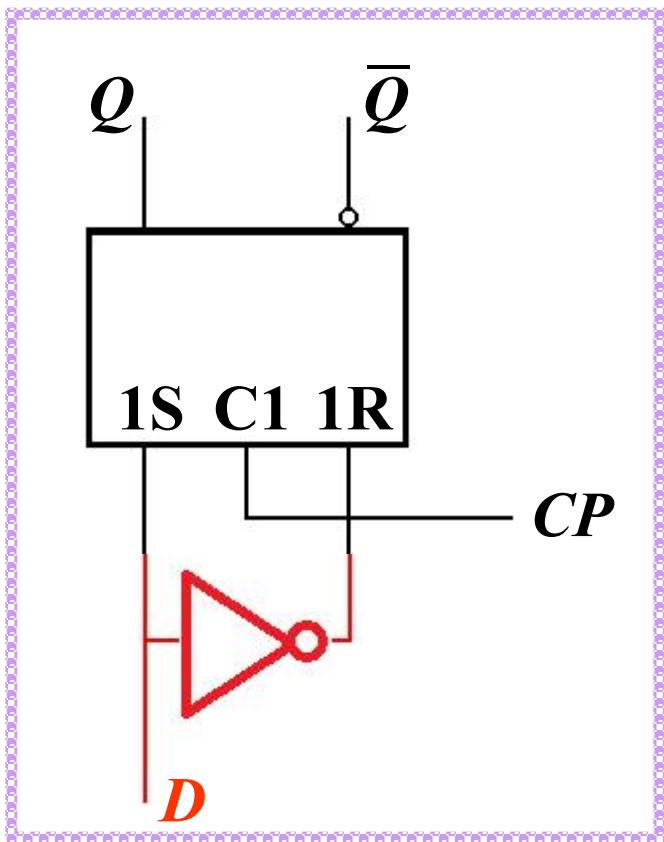
次态方程 $Q^{n+1} = D$

钟控 D 触发器功能表

CP	D	Q^{n+1}	说明
0	Φ	Q^n	不变
1	0	0	置0
1	1	1	置1

4.3.2 钟控 D 触发器

2. D 触发器的次态方程、功能表、激励表和状态转换图



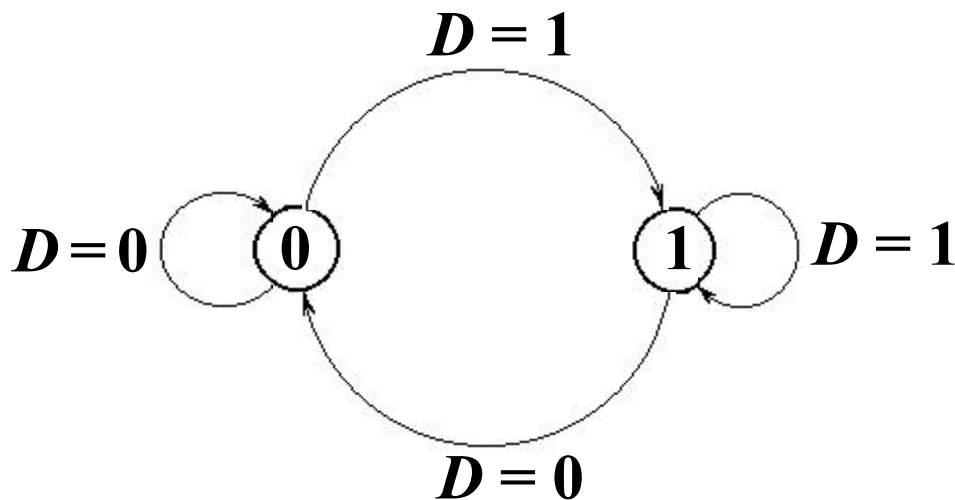
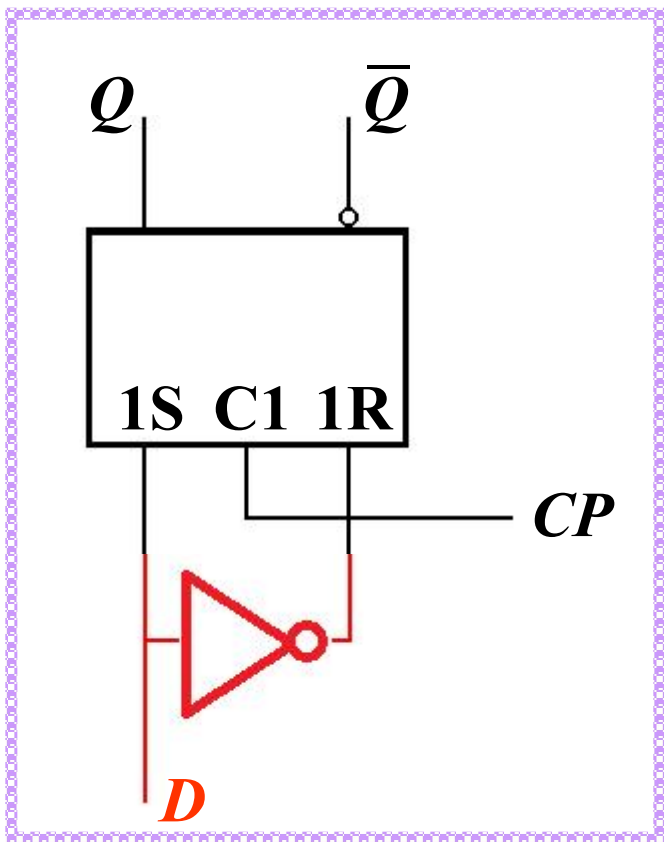
D 触发器激励表

$Q^n \rightarrow Q^{n+1}$	D
0 0	0
0 1	1
1 0	0
1 1	1

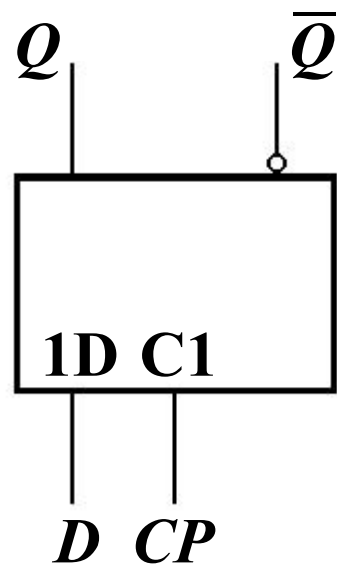
4.3.2 钟控 D 触发器

2. D 触发器的次态方程、功能表、激励表和状态转换图

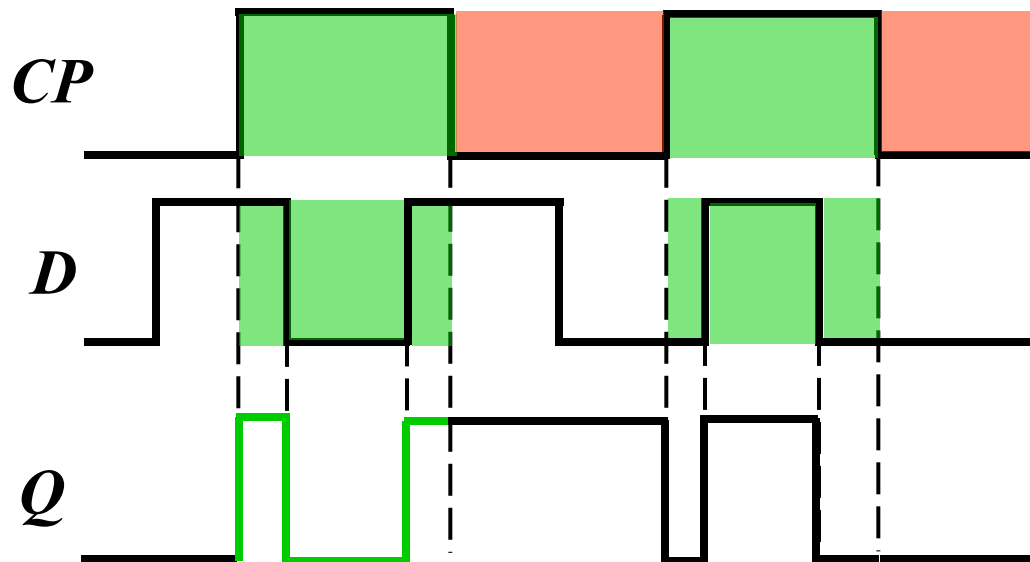
状态转换图



例 试对应输入波形画出下图中 Q 端波形(设触发器初始状态为 0)。



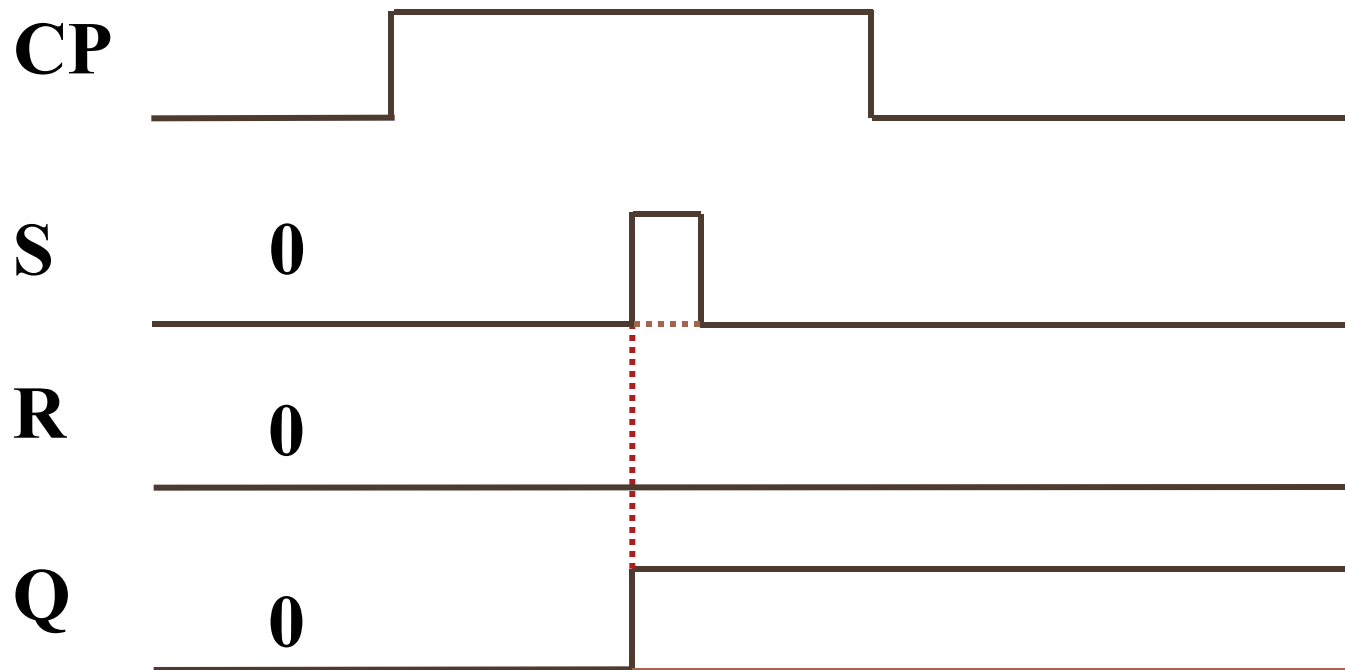
解:



$CP=1$, 同步 D 触发器次态跟随 D 信号。

同步触发器在 $CP=1$ 期间能发生多次翻转, 这种现象称为空翻。

例：因干扰而引起的误动作，波形图如下



解决空翻的方法：采用**边沿触发器**。

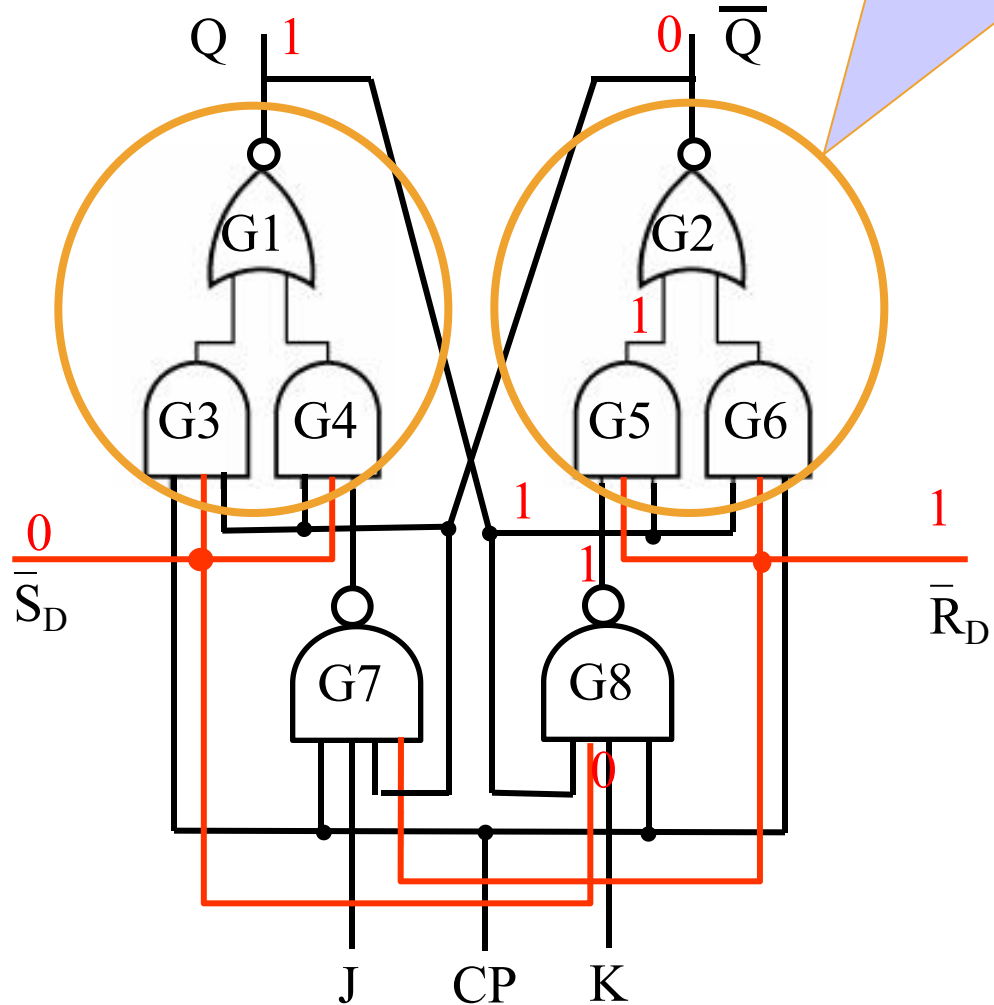
第四章 触发器

4.4 边沿触发器

4.4.2 负边沿JKFF

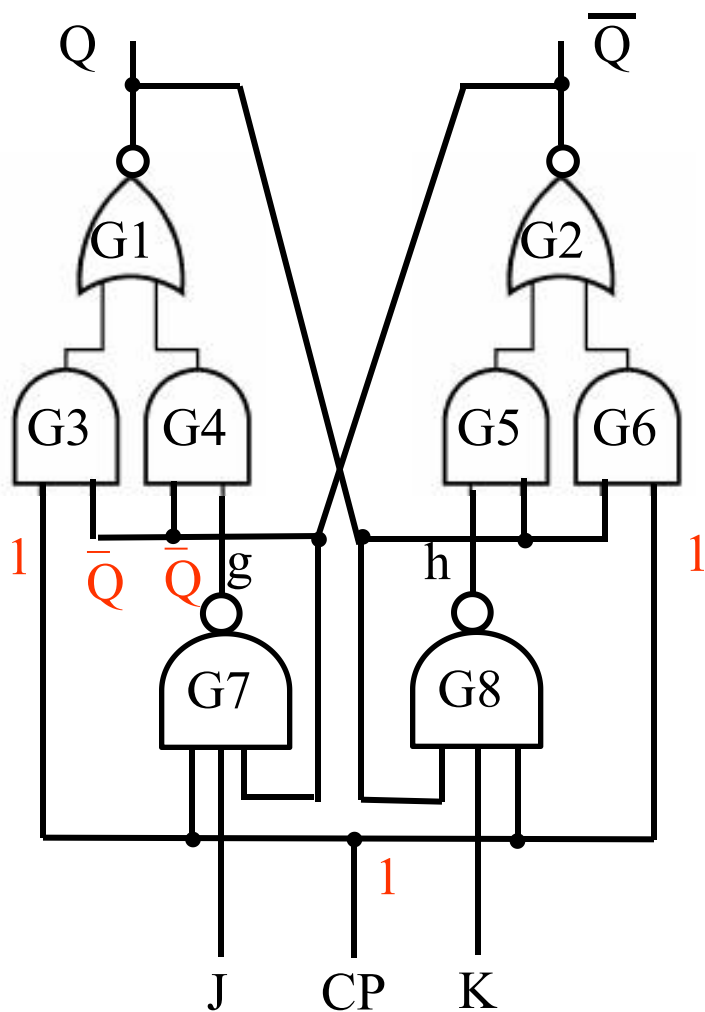
4.4.2 负边沿JKFF

$$t_{pd}(G1-G6) < t_{pd}(G7, G8)$$



\bar{S}_D 、 \bar{R}_D : 异步置1和置0端。
正常工作时， \bar{S}_D 、 \bar{R}_D 送1。

4.4.2 负边沿JKFF



工作原理:

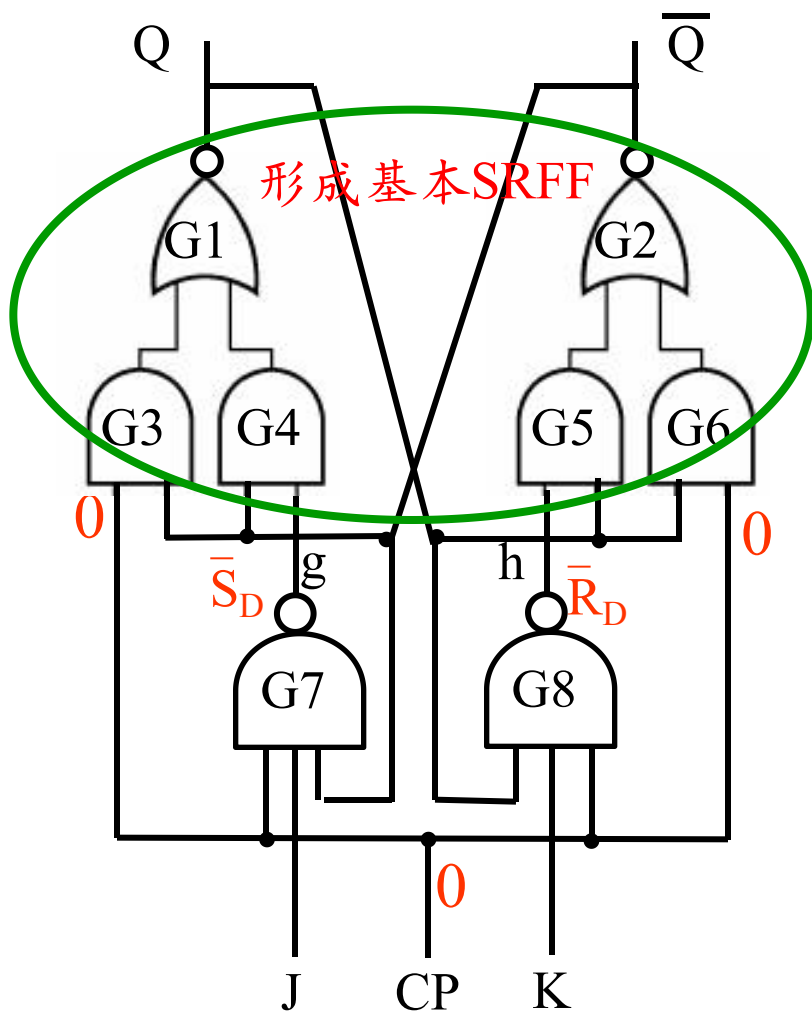
$CP=1$ 期间:

$$Q^{n+1} = \overline{\overline{Q}^n + \overline{Q}^n g} = Q^n$$

输出保持不变, 且

$$g = \overline{J \overline{Q}^n} \quad h = \overline{K Q^n}$$

4.4.2 负边沿JKFF



CP下降沿到达：

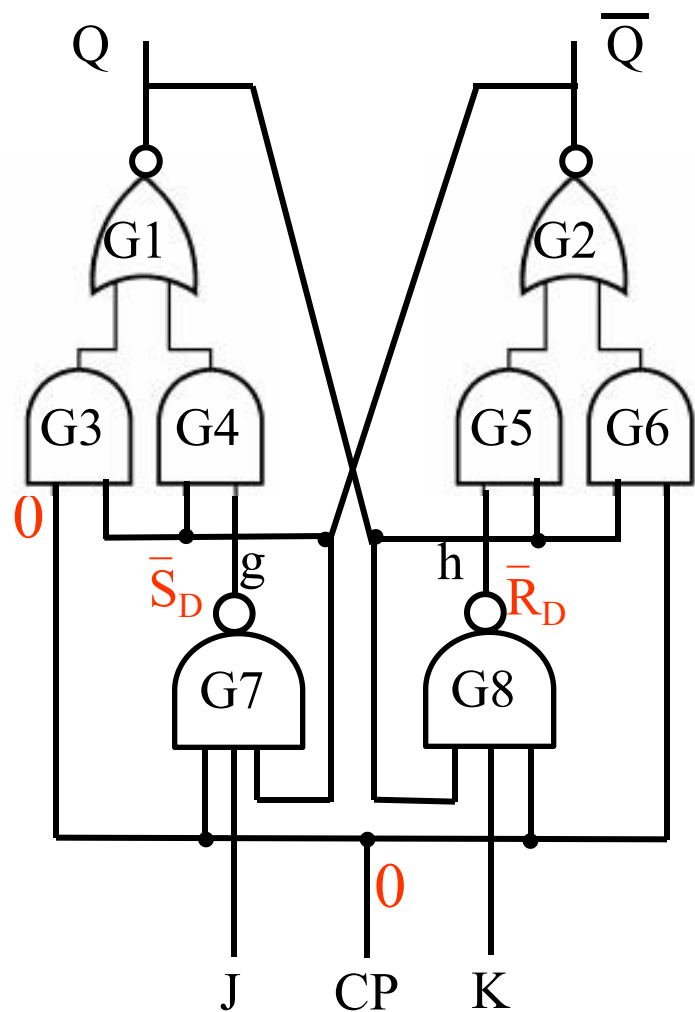
G3、G6门被封锁，G1、G4和G2、G5形成基本SRFF。

基本SRFF的速度快于G7和G8门，Q先动作：

$$\bar{S}_D = g = J\bar{Q}^n \quad \bar{R}_D = h = \bar{K}Q^n$$

$$\begin{aligned} Q^{n+1} &= \bar{\bar{S}}_D + \bar{R}_D Q^n \\ &= J\bar{Q}^n + \bar{K}Q^n Q^n = J\bar{Q}^n + \bar{K}Q^n \end{aligned}$$

4.4.2 负边沿JKFF



$CP=0$ 期间

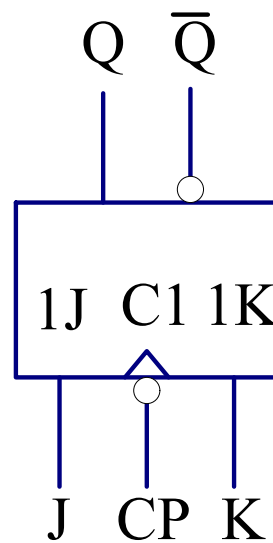
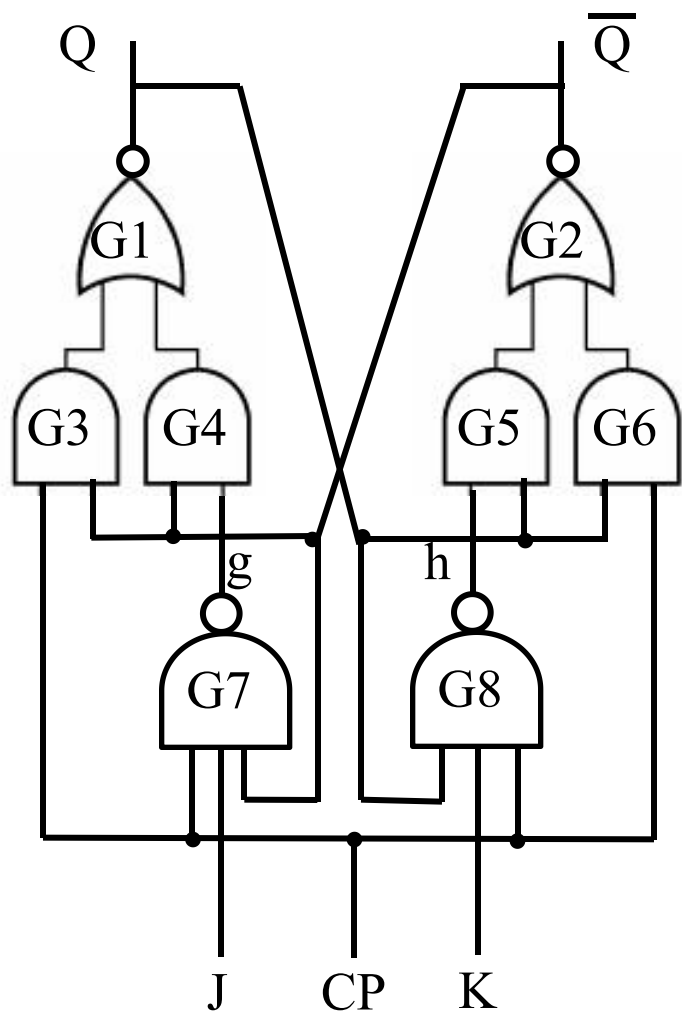
然后，G7、G8门被封锁，

$g=h=1$ 触发器保持不变

所以，负边沿JKFF的次态方程：

$$Q^{n+1} = [J\bar{Q}^n + \bar{K}Q^n]CP\downarrow$$

4.4.2 负边沿JKFF



(b) 逻辑符号

表4.4.3 负边沿JKFF功能表

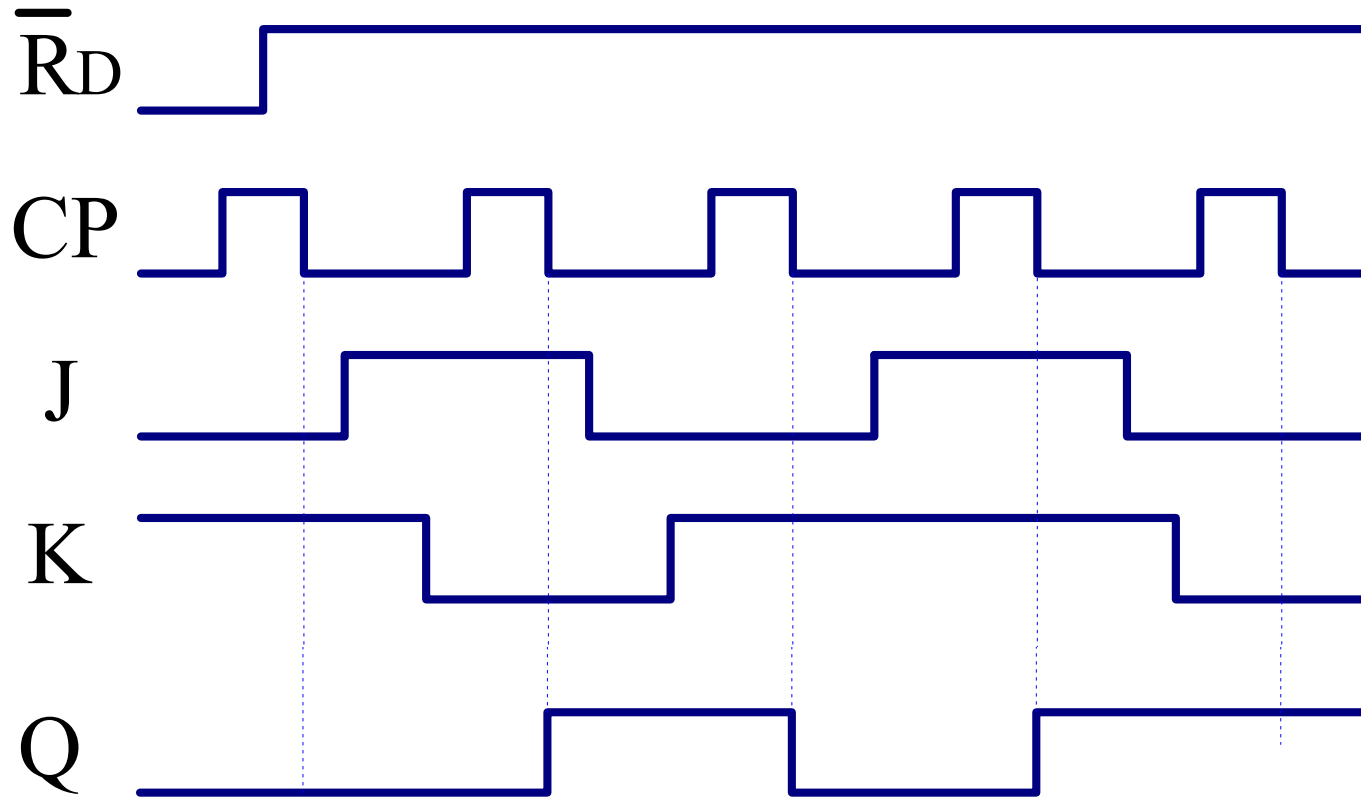
\bar{S}_D	\bar{R}_D	J	K	CP	Q^{n+1}	\bar{Q}^{n+1}	功能名称
0	0	ϕ	ϕ	ϕ	1	1	不允许
1	0	ϕ	ϕ	ϕ	0	1	异步置“0”
0	1	ϕ	ϕ	ϕ	1	0	异步置“1”
1	1	0	0	↓	Q^n	\bar{Q}^n	保持
1	1	0	1	↓	0	1	同步置“0”
1	1	1	0	↓	1	0	同步置“1”
1	1	1	1	↓	\bar{Q}^n	Q^n	翻转

$$Q^{n+1} = [J\bar{Q}^n + \bar{K}Q^n]CP\downarrow$$

表4.4.4 激励表

$Q^n \longrightarrow Q^{n+1}$	J	K
0 → 0	0	ϕ
0 → 1	1	ϕ
1 → 0	ϕ	1
1 → 1	ϕ	0

波形图



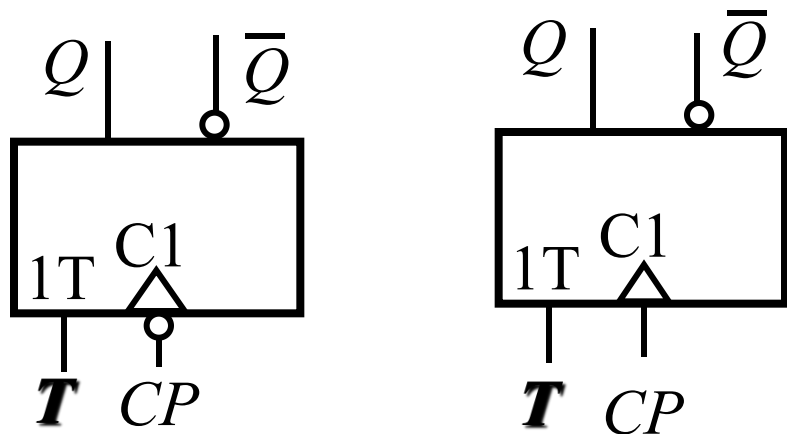
第四章 触发器

4.4 边沿触发器

4.4.3 TFF和T'FF

4.4.3 TFF和T'FF

1、T型触发器



$$Q^{n+1} = [T\overline{Q}^n + \overline{T}Q^n] \cdot CP \downarrow$$

$$= [T \oplus Q^n] \cdot CP \downarrow$$

$$Q^{n+1} = [T\overline{Q}^n + \overline{T}Q^n] \cdot CP \uparrow$$

$$= [T \oplus Q^n] \cdot CP \uparrow$$

T	Q^{n+1}	功能
0	Q^n	保持
1	\overline{Q}^n	翻转

TFF通常由JKFF或DFF转换而来:

JKFF的次态方程: $Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$

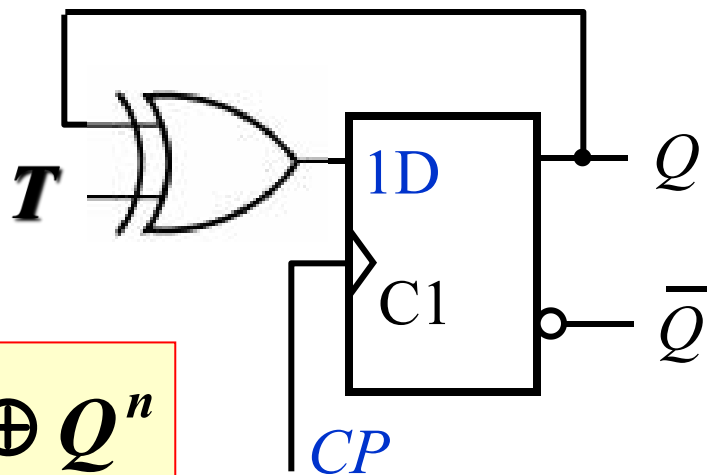
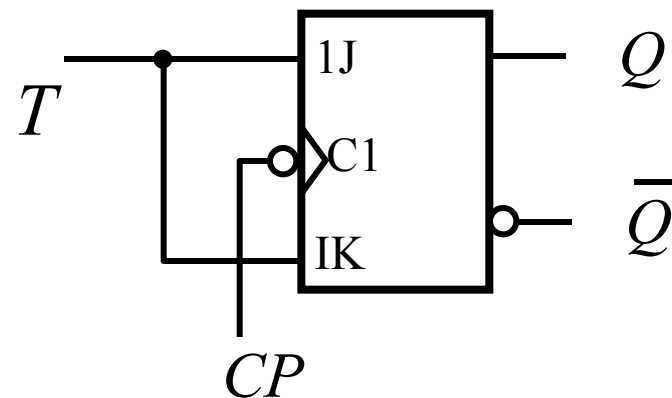
TFF的次态方程: $Q^{n+1} = T\overline{Q}^n + \overline{T}Q^n$

$\therefore J = K = T$

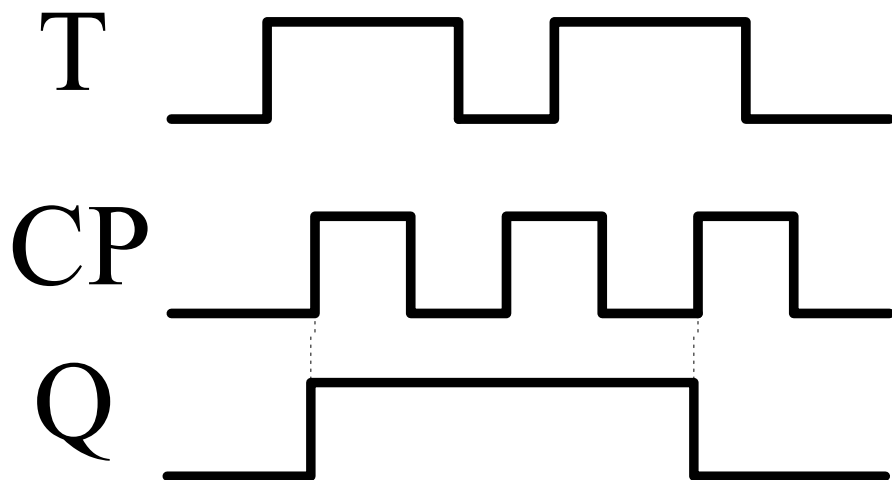
DFF的次态方程:

$Q^{n+1} = D$

$D = T\overline{Q}^n + \overline{T}Q^n = T \oplus Q^n$

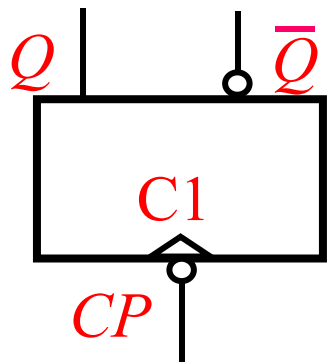


TFF的波形图

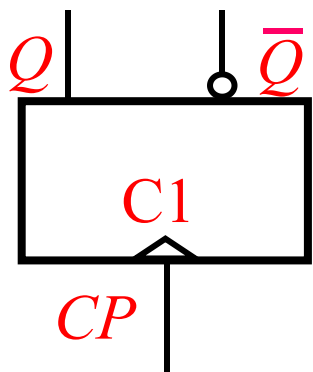


T	Q^{n+1}	功能
0	Q^n	保持
1	Q^n	翻转

2、T' 型触发器



$$Q^{n+1} = \overline{Q^n} \cdot CP \downarrow$$



$$Q^{n+1} = \overline{Q^n} \cdot CP \uparrow$$

Q^n	Q^{n+1}	功能
0	1	翻转
1	0	

JKFF构成T'FF

$$Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n$$

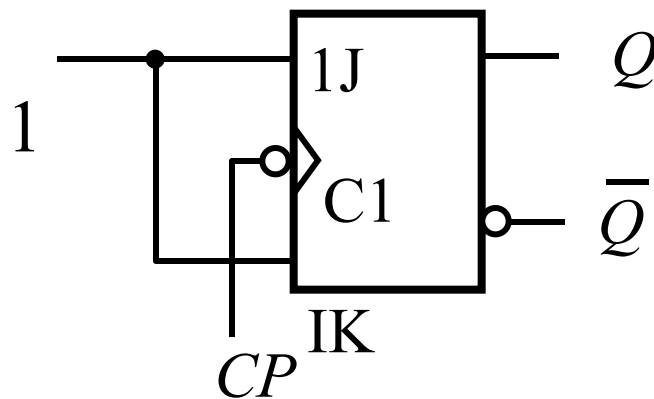
T'FF 的特性方程:

$$Q^{n+1} = \overline{Q}^n = 1 \cdot \overline{Q}^n + \overline{1} \cdot Q^n$$

$$J = K = 1$$

即: $T = 1$

转换图

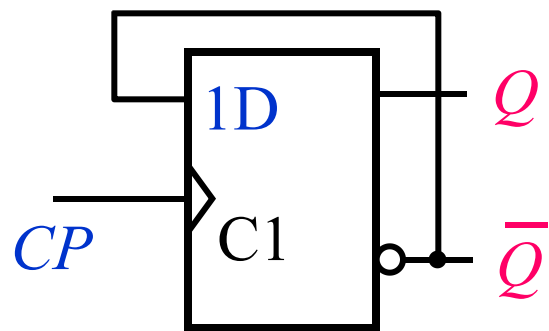


DFF → T'FF

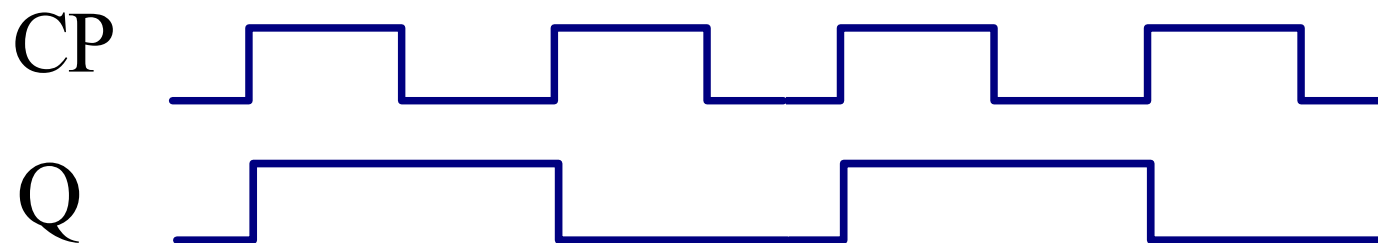
$$T': Q^{n+1} = \overline{Q}^n$$

$$D = \overline{Q}^n$$

转换图



T'FF的波形图



输出 Q 的周期 $T_Q = 2T_{CP}$

输出 Q 实现对 CP 信号的二分频

小结：触发器根据逻辑功能不同分为

RS 触发器

S	R	Q^{n+1}
0	0	Q^n
0	1	0
1	0	1
1	1	不定

$$\begin{cases} Q^{n+1} = S + \bar{R}Q^n \\ RS = 0 \text{ (约束条件)} \end{cases}$$

D 触发器

D	Q^{n+1}
0	0
1	1

$$Q^{n+1} = D$$

JK 触发器

J	K	Q^{n+1}
0	0	Q^n
0	1	0
1	0	1
1	1	\bar{Q}^n

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

T 触发器

T	Q^{n+1}
0	Q^n
1	\bar{Q}^n

$$Q^{n+1} = T \oplus Q^n$$

T' 触发器

只有 CP 输入端，
无数据输入端。
来一个 CP 翻转一次

$$Q^{n+1} = \bar{Q}^n$$

根据是否受时钟控制分为

异步触发器

基本 RS 触发器

基本 RS 触发器是构成各种触发器的基础。它的输出受输入信号直接控制，不能定时控制，常用作集成触发器的辅助输入端，用于直接置 0 或直接置 1。

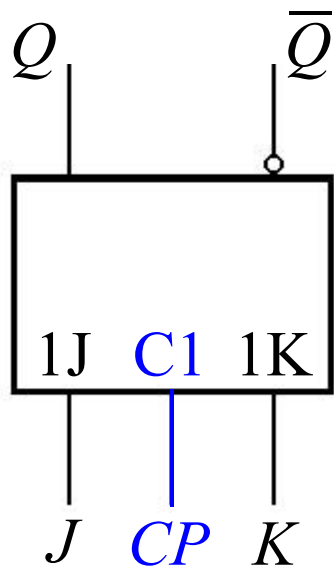
使用时须注意弄清它的有效电平，并满足约束条件。

同步触发器

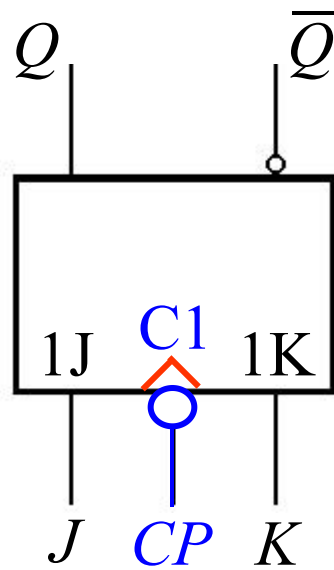
钟控电位触发器和边沿触发器

小结: 同步触发器的触发方式在逻辑符号中的表示:

电平触发器



边沿触发器



同步触发器不同触发方式的工作特点



正电平触发式触发器的状态在 $CP=1$ 期间翻转，在 $CP=0$ 期间保持不变。电平触发式触发器的缺点是存在空翻现象，通常只能用于数据锁存。



边沿触发器只能在 CP 上升沿(或下降沿)时刻接收输入信号，其状态只能在 CP 上升沿(或下降沿)时刻发生翻转。它应用范围广、可靠性高、抗干扰能力强。

分析触发器时应弄清楚触发器的功能、触发方式和触发沿(或触发电平)，并弄清楚异步输入端是否加上了有效电平。