

12.00元

《数字电路与逻辑设计 B》期末

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	八	九	总分
得分										

自觉遵守考场规则，诚信考试，绝不作弊

得分

一、填空选择题 (每空 1 分, 共 20 分)

1. $(123.125)_{10} = (7B.2)_{16}$, $(35.85)_{10} = (100011.110)_2$, 保留三位小数。
 $(10011)_2 + (100110.011)_{8421BCD} + (24)_5 = (59.6)_{10}$

2. 逻辑函数 $F = (A+B+C)\overline{ABC} = 0$ 的反函数 $\overline{F} = \overline{ABC} + \overline{A+B+C}$, 对偶函数 $F' = \overline{ABC} + \overline{A+B+C}$ 。

3. $F = ABC + \overline{A+B+C}$ 的最简与或表达式为: $\overline{A+B+C} + ABC$ 。

4. 任意两个最小项的乘积恒等于 0, 全部最小项之和恒等于 1。

5. 组合逻辑电路中, 冒险分为逻辑冒险和 竞争冒险。

6. 为使触发器克服空翻与振荡, 应采用 (D)。
 A. CP 高电平触发 B. 低电平触发 C. CP 低电位触发 D. CP 边沿触发

7. 由与非门构成的基本 RS 触发器的约束条件是 RS 不能同时为 1 $S_p + R_p = 1$ 。

8. 若一个 8 位二进制 D/A 转换器的满刻度输出电压为 10.20V, 当输入为 (10110100)₂ 时, 输出电压为 C V。
 A. 2.56 B. 7.12 C. 7.2 D. 5.12

9. 在 A/D 转换器中, 已知 Δ 是量化单位, 若采用“四舍五入”方法划分量化电平, 则最大量化误差为 $\frac{1}{2}\Delta$ 。

10. 在 ADC 电路中, 为保证转换精度, 其采样信号的频率 f_s 与输入信号中的最高频率分量 f_{imax} 应满足 (C)。
 A. $f_s \geq f_{imax}$ B. $f_{imax} \geq 2f_s$ C. $f_s \geq 2f_{imax}$ D. $f_s \geq 2f_{imax}$

11. 在逐次渐近型 A/D 转换器的组成部分中 D。
 A. 不包含 D/A 转换器 B. 不包含比较器 C. 包含 D/A 转换器 D. 不包含参考电源

12. 只读存储器 ROM 的功能是 (A)。
 A. 只能读出存储器的内容, 且掉电后仍保持 B. 只能将信息写入存储器中
 C. 可以随机读出或存入信息 D. 只能读出存储器的内容, 且掉电后信息全丢失

13. 将 $1K \times 4ROM$ 扩展为 $8K \times 8ROM$ 需用 $1K \times 4ROM$ (C)。
 A. 4 片 B. 8 片 C. 16 片 D. 32 片

14. 已知 Intel 2114 是 $1K \times 4$ 位的 RAM 集成电路芯片, 它有地址线 10 条, 数据线 4 条。

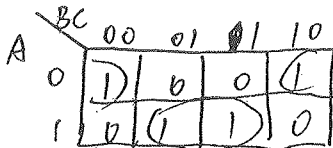
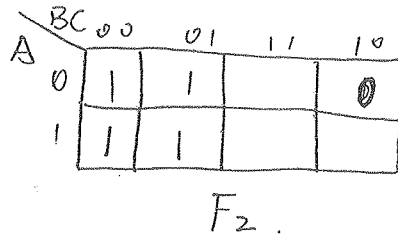
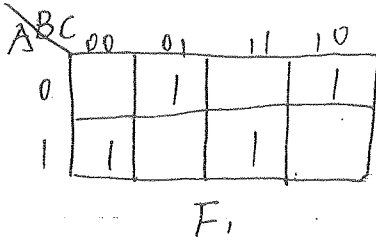
15 在下列器件中, 不属于 PLD 的器件是 D。

A.PROM B.EPROM C.SRAM D.PLA

得分

二、已知 $F_1(A,B,C) = A \oplus B \oplus C$, $F_2(A,B,C) = \sum m(0,1,4,5)$, 求:

$F_1 \oplus F_2$ 的最简与或表达式。提示: 采用卡诺图。(12分)

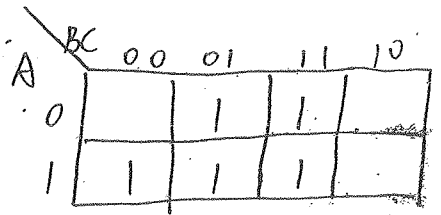


$F_1 \oplus F_2 = \bar{A}\bar{C} + A\bar{C} = \bar{C}$

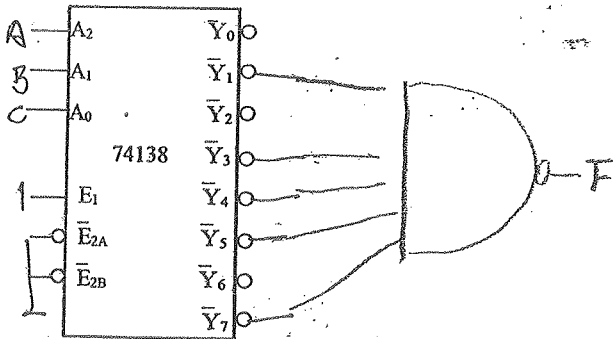
得分

三、试用 74138 实现下列函数: $F(A,B,C) = A\bar{B} + \bar{A}C + C$ (8分)

卡诺图



$F(A,B,C) = \sum m(1,3,4,5,6,7)$



得分

四、设 ABCD 是一个 8421BCD 码, 试用最少与非门设计一个能判断该 8421BCD 码是否大于等于 5 的电路, 该数大于等于 5, $F = 1$; 否则为 0。(要求采用卡诺图化简法进行化简)。(10分)

真值表

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

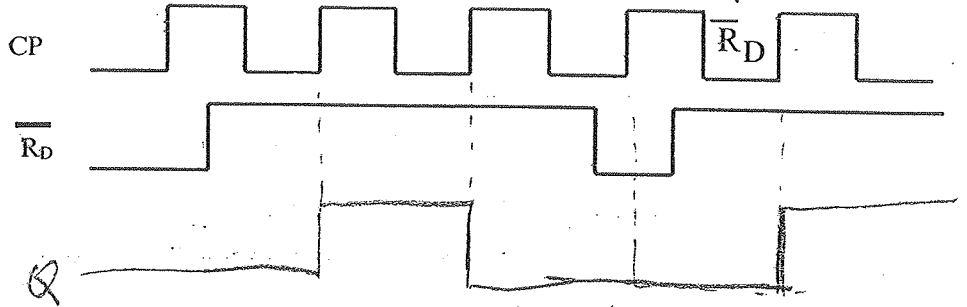
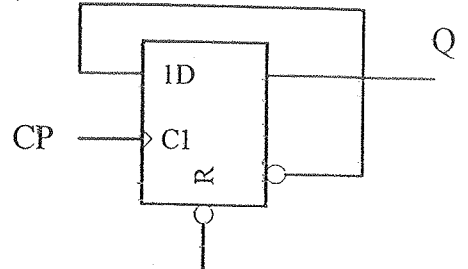
$F(A,B,C,D) = \sum m(5,6,7,8,9)$

降维

得分

五、D 触发器构成的电路如图所示，试作 Q 端波形（要求对应已知信号的时序作图）。（6 分）

$$Q^{n+1} = [D] CP \uparrow = [\bar{Q}^n] CP \uparrow$$



得分

六、已知时序电路如图 3 所示。写出各触发器的激励方程和状态方程，画出电路的状态转换图。（12 分）

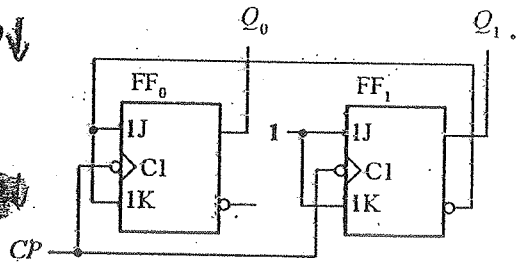
$$Q_0^{n+1} = [J\bar{Q}_0^n + \bar{K}Q_0^n] CP \downarrow$$

$$J_0 = \bar{Q}_1^n \quad K_0 = \bar{Q}_1^n$$

$$Q_0^{n+1} = [Q_1^n \bar{Q}_0^n + \bar{Q}_1^n Q_0^n] CP \downarrow$$

$$= [\bar{Q}_1^n] CP \downarrow$$

$$Q_1^{n+1} = [Q_0^n] CP \downarrow$$



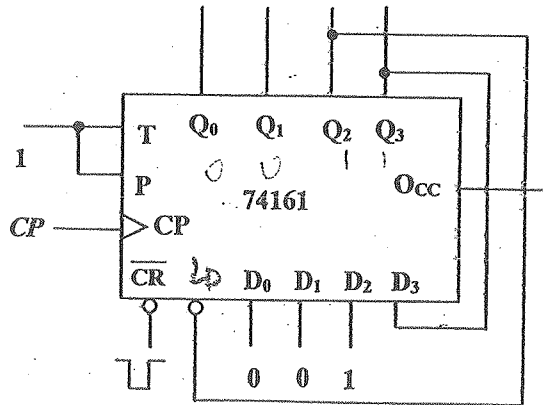
$Q_1 Q_0$
00 → 010
↑ 01 ← 11

$$J_1 = 1 = K_1$$

得分

七、用 74161 组成的电路如图所示，画出状态转移表并判断计数器的模值。（12 分）

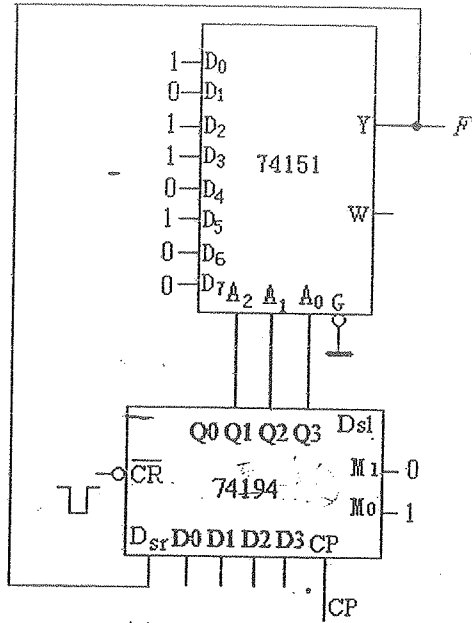
模为 10
 $Q_3 \quad Q_2 \quad Q_1 \quad Q_0$



得分

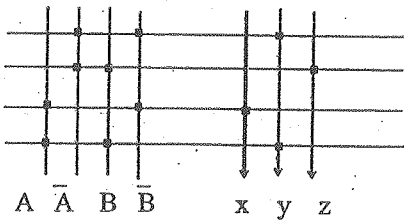
八、试写出图示电路中 74194 输出端 Q0 处的序列信号。(10 分)

Q_3	Q_2	Q_1	Q_0	D_{SR}
0	0	0	0	1
1	0	0	0	0
0	1	0	0	1
1	0	1	0	1
1	1	0	1	1
1	1	1	0	0
0	1	1	1	0
0	0	1	1	0
0	0	0	1	1



得分

九、由 PROM 构成的电路如下，试分析电路，列出真值表，填写功能。(10 分)



1、xyz 的真值表为：

A	B	x	y	z
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

2、该电路的逻辑功能是

三位跑马灯

《 数字电路与逻辑设计 B 》

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

得分

一、填空题 (每空 1 分, 共 16 分)

1. 十进制数 $(25)_{10}$ 对应的二进制数是 _____, 对应的八进制数是 _____。
用 8421BCD 码表示二进制数 $(110111)_2 = (\quad)_{8421BCD}$ 。
2. 逻辑函数 $F = A + B + \bar{C} + D + E$ 的反函数 $\bar{F} = \underline{\hspace{2cm}}$, 对偶函数 $F' = \underline{\hspace{2cm}}$ 。
3. 任意两个最小项的乘积恒等于 _____, 全部最小项之和恒等于 _____。
4. 任意时刻的输出仅仅取决于该时刻输入信号的状态, 而与该时刻以前的输入和输出状态无关, 这就是 _____ 电路的共同特点。
5. 同步触发器在一个 CP 的作用周期内触发器的状态发生两次或两次以上的变化, 称为 _____ 现象。
6. 构成 2048×8 位的存储器需要 _____ 片 256×4 位的芯片。
7. 组合逻辑电路中, 按照产生短暂尖峰的原因, 冒险分为 _____ 和 _____ 两种冒险。
8. 由四级 DFF 构成的环形计数器实现的计数模值为 _____, 由四级 DFF 构成的扭环形计数器实现的计数模值为 _____。
9. 当一片 RAM 不能满足存储容量要求时, 可以将多个芯片联接起来以扩展存储容量, 扩展的方法有两种: _____ 和 _____。

得分

二、选择题 (每题 2 分, 共 12 分)

1. 在以下单元电路中, 具有“记忆”功能的是 _____。
A. 运算放大器 B. 触发器 C. TTL 门电路 D. 译码器
2. 为了使由与非门构成的钟控 RS 触发器的次态为 1, RS 的取值应为 _____。

装订线内不要答题

A. RS=00 B. RS=01 C. RS=10 D. RS=11

3. 在 A/D 转换器中, 已知 Δ 是量化单位, 若采用“舍尾法”划分量化电平, 则最大量化误差为_____ Δ 。

A. 1/4 B. 2 C. 1 D. 1/2

4. 信息可随时读出或写入, 断电后信息立即全部消失的存储器是_____。

A. ROM B. -RAM C. PROM D. Flash Memory

5. 用触发器设计一个 17 进制的计数器, 至少需要_____个触发器。

A. 3 B. 4 C. 5 D. 6

6. 同步计数器是指_____的计数器。

A. 由同类型的触发器构成 B. 各触发器时钟端连在一起, 统一由系统时钟控制

C. 可用前级的输出做后级触发器的时钟 D. 可用后级的输出做前级触发器的时钟

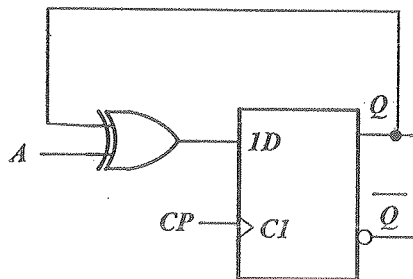
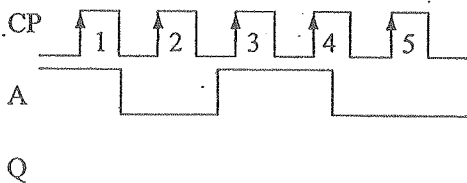
得分

三、用卡诺图法化简下列表达式为最简与或表达式。(6分)

$$\begin{cases} F(A, B, C, D) = \sum m(0, 2, 6, 8) \\ AB + AC = 0 \end{cases}$$

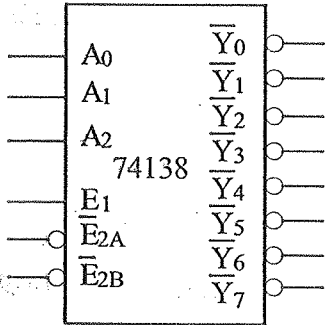
得分

四、写出下图所示的触发器电路的特征方程 Q^{n+1} , 此电路完成的是哪一种触发器的逻辑功能? 并画出 Q 端的波形(初态为“0”)。(6分)



得分

五、请用74138加上若干与非门电路设计一个一位全减器。其中A、B、C、 F_1 、 F_2 分别表示被减数、减数、来自低位的借位、本位差、本位向高位的借位。(要求列出真值表,画出完整的电路设计图。)(10分)



A	B	C	F_1	F_2

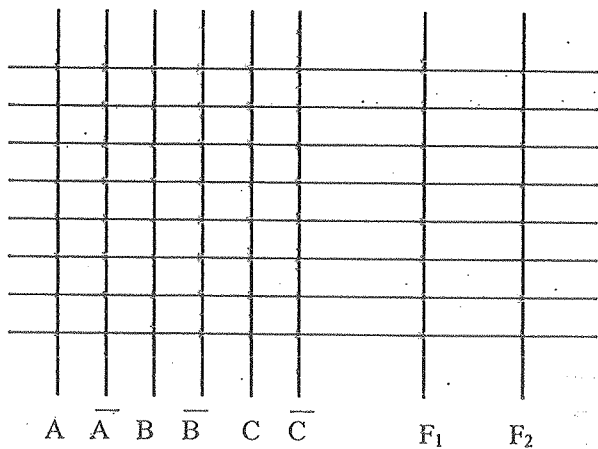
真值表

得分

六、设ABC为三位二进制数,用PROM设计以下电路:(1)是否能被3整除,若能被3整除,则输出 $F_1=1$ 。(2)是否大于6,若大于6,则输出 $F_2=1$ 。(10分)

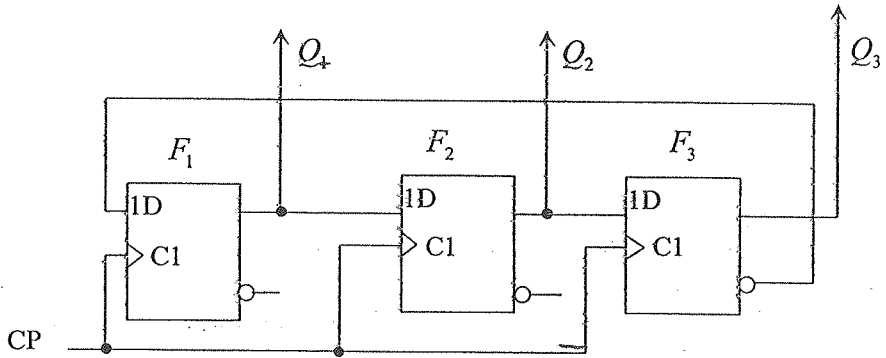
A	B	C	F_1	F_2

真值表



得分

八、请分析如图所示的电路，写出每个触发器的次态方程，说明该电路是同步还是异步时序电路，是 Moore 型电路还是 Mealy 型电路，是几进制计数器，并画出其完整的状态转移图。（12 分）



得分

九、用 74LS161 组成的电路如图所示，画出状态转移表，判断其模长 $M=?$ （10 分）

《 数字电路与逻辑设计 B 》

答案

一、填空题 (每空 1 分, 共 16 分)

1. $(11001)_2$ $(31)_8$ $0101\ 0101$

2. $\overline{A \cdot B \cdot C \cdot D \cdot E}$ $\overline{A \cdot B \cdot C \cdot D \cdot E}$

3. 0 1

4. 组合逻辑

5. 空翻

6. 16

7. 逻辑冒险 功能冒险

8. 4 8

9. 字扩展 位扩展

二、选择题 (每题 2 分, 共 12 分)

1.B 2.B 3.C 4.B 5.C 6.B

三、共 6 分

卡诺图填写正确 2 分, 卡诺圈正确 2 分, 最简与或式正确 2 分。

	CD			
AB	00	01	11	10
00	1			1
01				1
11	ϕ	ϕ	ϕ	ϕ
10	1		ϕ	ϕ

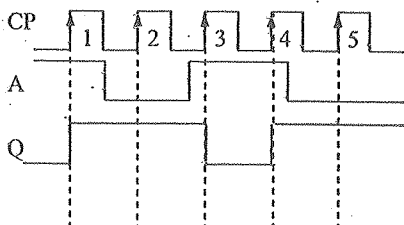
$$F = \overline{BD} + \overline{CD}$$

四、共 6 分

$$Q^{n+1} = D = A \oplus Q^n = A\overline{Q}^n + \overline{A}Q^n \quad 2 \text{ 分}$$

T 型触发器的逻辑功能或翻转触发器 TFF 的逻辑功能。1 分

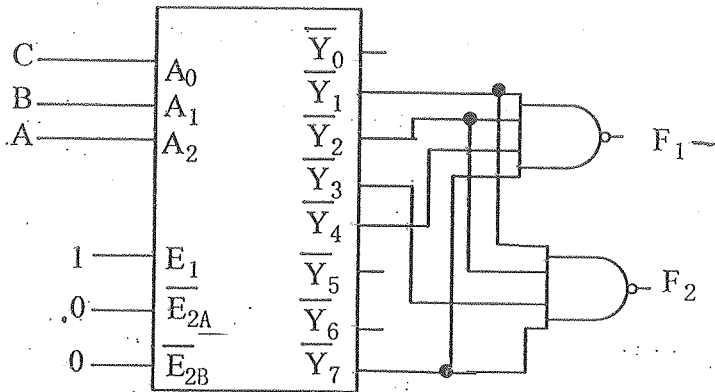
波形图如下: 3 分



五、共 10 分

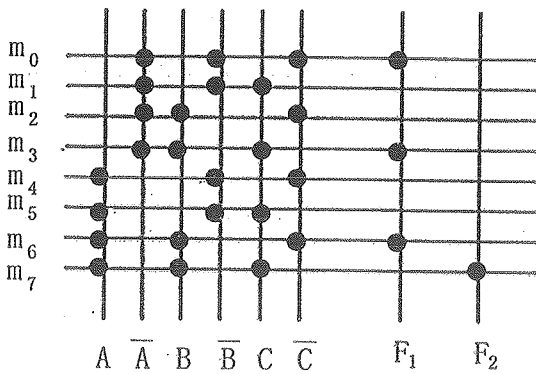
真值表填写正确 5 分，设计图正确 5 分。

A	B	C	F ₁	F ₂
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1



六、共 10 分 真值表填写正确 5 分，设计图正确 5 分（符号用圆点或×均算对）。

A	B	C	F ₁	F ₂
0	0	0	1	0
0	0	1	0	0
0	1	0	0	0
0	1	1	1	0
1	0	0	0	0
1	0	1	0	0
1	1	0	1	0
1	1	1	0	1



七、共 10 分

状态转移表正确得 7 分，序列信号正确得 3 分。

A_0	A_1	A_2		
Q_0	Q_1	Q_2	$Q_3(Z)$	$D_{SR} = Y = D_t$
0	0	0	0	1 ($D_0 = 1$)
1	0	0	0	0 ($D_1 = 0$)
0	1	0	0	1 ($D_2 = \overline{Q_3^n} = 1$)
1	0	1	0	1 ($D_5 = \overline{Q_3^n} = 1$)
1	1	0	1	1 ($D_3 = \overline{Q_3^n} = 1$)
1	1	1	0	0 ($D_7 = 0$)
0	1	1	1	1 ($D_6 = 1$)
1	0	1	1	0 ($D_5 = \overline{Q_3^n} = 0$)
0	1	0	1	0 ($D_2 = \overline{Q_3^n} = 0$)
0	0	1	0	0 ($D_4 = 0$)
0	0	0	1	1 ($D_0 = 1$)
1	0	0	0	

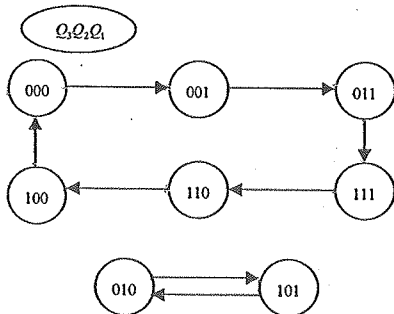
结论：输出序列信号为 0001011101。

八、共 12 分

次态方程：3 分

$$Q_1^{n+1} = \overline{Q_3^n} \quad Q_2^{n+1} = Q_1^n \quad Q_3^{n+1} = Q_2^n$$

状态转移图：5 分



同步 (1 分) Moore 型 (1 分) 时序电路，六进制计数器 (2 分)。

九、共 10 分

状态转移表正确得 5 分，模长的结论正确得 5 分。

考虑到数据端口和输出端口的排序问题，以下三种答案均算对。

答案一：

Q_3	Q_2	Q_1	Q_0	\bar{L}_D
0	0	0	0	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

该计数器的模长为 10。

答案二：

Q_3	Q_2	Q_1	Q_0	\bar{L}_D
0	0	0	0	0
0	0	1	0	0
0	0	1	0	0

该计数器的模长为 1。

答案三：

Q_3	Q_2	Q_1	Q_0	\bar{L}_D
0	0	0	0	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0

该计数器的模长为 3。

十、共 8 分

卡诺图填写正确 3 分，圈法正确 2 分，表达式正确 3 分。

		BC			
		00	01	11	10
A	0	0	0	0	0
	1	1	0	1	1
		F			

$$F = AB + A\bar{C}$$

《 数字电路与逻辑设计 B 》 期末

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	八	九	总分
得分										

得分	

一、填空选择题（每空 1 分）

1. $(110111101.10101)_2 = (675.52)_8, (100)_{10} = (144)_8$

用 8421BCD 码表示二进制数 $(110111)_2 = (0101\ 0101)_{8421BCD}$ 。

2. 逻辑函数 $F = A + B + \overline{C} + \overline{D} + E$ 的反函数 $\overline{F} = \overline{A \cdot B \cdot C \cdot D \cdot E}$ ，对偶函数 $F' = \overline{A \cdot B \cdot C \cdot D \cdot E}$ 。

3. $F = ABC + \overline{A} + \overline{B} + \overline{C}$ 的最简与或表达式为: $\overline{A + B}$ 。

4. 任意两个最小项的乘积恒等于 0，全部最小项之和恒等于 1。

5. 在几个信号同时输入时，只对优先级最高的进行编码叫 优先编码 器；两个同位的数字和来自低位的进位三者相加叫做 全加 器。

6. 由与非门构成的基本 RS 触发器的约束条件是 $\overline{R} + \overline{S} = 1$ 。

7. 为了使由与非门构成的钟控 RS 触发器的次态为 1，RS 的取值应为(B)。

A. RS=00 B. RS=01 C. RS=10 D. RS=11

8. 若一个 8 位二进制 D/A 转换器的满刻度输出电压为 10.20V，当输入为(10100110)₂ 时，输出电压为 DV。

A. 2.56 B. 7.12 C. 7.08 D. 6.64

9. 在 A/D 转换器电路中，若输入信号的最大频率为 10kHz，则取样脉冲的频率至少应大于 C KHz。

A.5 B.10 C.20 D.30

10. 在 A/D 转换器中，已知 Δ 是量化单位，若采用“舍尾法”划分量化电平，则最大量化误差为 C Δ 。

A. 1/4 B. 2 C. 1 D. 1/2

11. 衡量 A/D 和 D/A 转换器性能优劣的主要指标是 D。

A.分解度 B.线性度 C.功率消耗 D.转换精度和转换速度

12. 一种只能被编程一次但能被多次读出的存储器件是 A。

A.PROM B.PLA C.PAL D.CPLD E.FPGA

13. 在下列电路中，不属于时序逻辑电路的器件是 D。

A.计数器 B.移位寄存器 C.半导体随机存储器 RAM D.半导体只读存储器 ROM

自 觉 遵 守 考 试 规 则 ， 成 言 考 试 ， 绝 不 作 弊

14 一片 $8K \times 8$ 位的 ROM 存储器有 8K 个字, 字长为 8 位。

得分

二、用卡诺图法化简 $F(A, B, C, D) = \sum m(3, 4, 5, 7, 9, 13, 14, 15)$ 为最简与或表达式。

解: $F = \overline{A}CD + \overline{A}B\overline{C} + A\overline{C}D + ABC$

CD \ AB	00	01	11	10
00			1	
01	1	1	1	
11		1	1	1
10		1		

得分

三、试用 74138 设计一个多输出组合网络, 它的输入是 4 位二进制码 ABCD, 输出为: F_1 : ABCD 是 4 的倍数。 F_2 : ABCD 比 2 大。

解: 由题意, F_1 是 4 变量函数, 故须将 74138 扩展为 4-16 线译码器, 让 A、B、C、D 分别接 4-16 线译码器的地址端 A_3 、 A_2 、 A_1 、 A_0 , 可写出各函数的表达式如下:

$$F_1(A, B, C, D) = \sum m(0, 4, 8, 12) = \overline{m_0} + \overline{m_4} + \overline{m_8} + \overline{m_{12}}$$

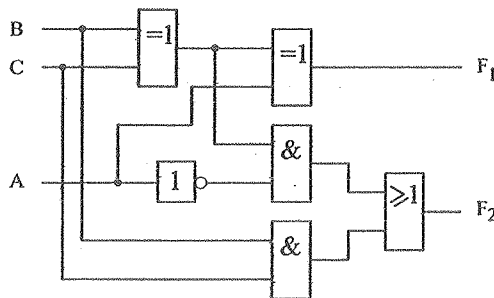
$$= \overline{m_0 \cdot m_4 \cdot m_8 \cdot m_{12}} = \overline{Y_0 \cdot Y_4 \cdot Y_8 \cdot Y_{12}}$$

可用两片 74138 和一片 4 输入的与非门实现。

$F_2 = \sum (m_0, m_1, m_2) = \overline{m_0} \cdot \overline{m_1} \cdot \overline{m_2} = \overline{Y_0 \cdot Y_1 \cdot Y_2}$ 可用一片 74138 和一片三输入的与门实现。

得分

四、分析如图所示电路的逻辑功能。(要求写出函数表达式、画出真值表、确定逻辑功能)



解: (1) 从输入端开始, 逐级推导出函数表达式

$$F_1 = A \oplus B \oplus C$$

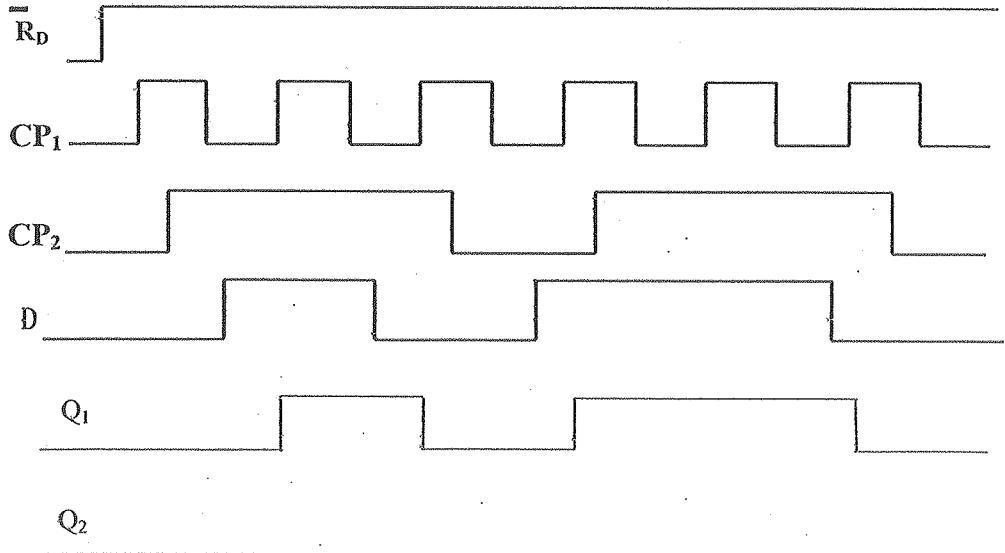
$$F_2 = \overline{A}(B \oplus C) + BC$$

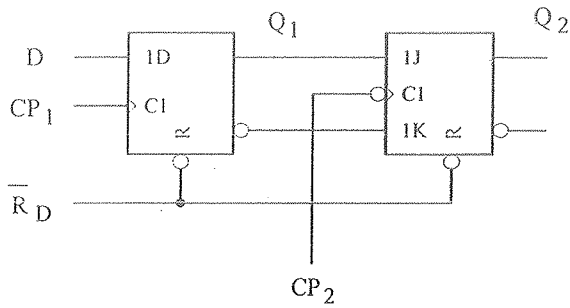
A	B	C	F1	F2
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

假设变量 A、B、C 和函数 F1、F2 均表示一位二进制数，那么，由真值表可知，该电路实现了全减器的功能。

得分

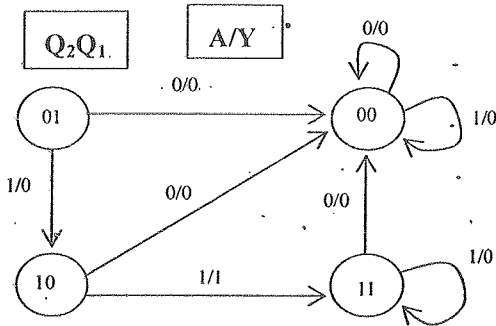
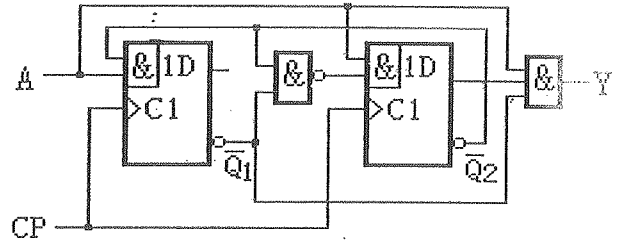
五试画出所示电路中 Q1、Q2 的波形（要求对应已知信号的时序作图）。





得分

六、图示时序逻辑电路，写出各触发器的状态方程，画出电路的状态转换图。A 为输入逻辑变量。



$$Q_2^{n+1} = \overline{A} \overline{Q_2^n} \cdot Q_1^n \cdot CP \uparrow$$

$$Q_1^{n+1} = (A \cdot \overline{Q_2^n}) \cdot CP \uparrow$$

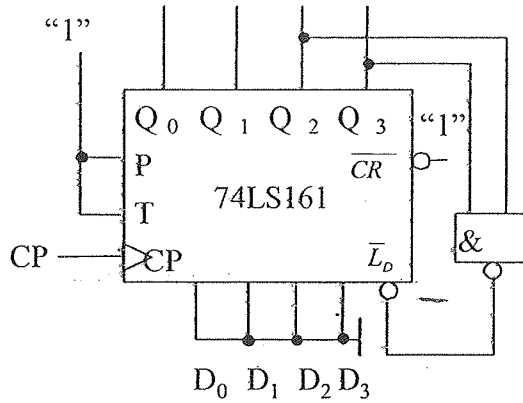
得分

七、74LS161 电路如图所示 (1)列出状态转移关系；(2)指出其模值。

CP ↑	Q3	Q2	Q1	Q0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

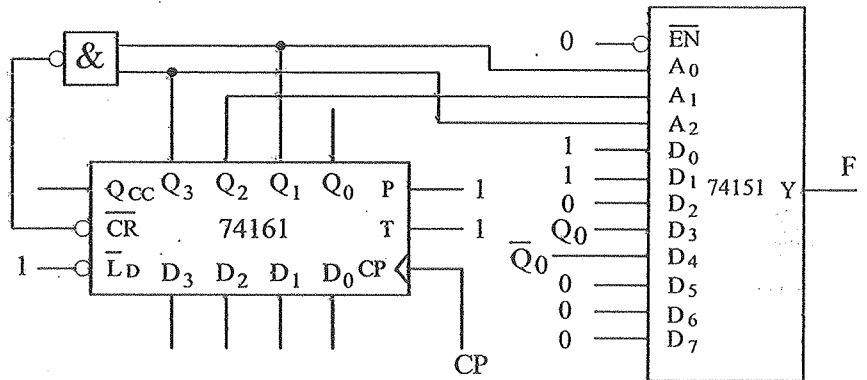
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	0	0	0	0

答: M=13



得分

八、写出下图中 74161 输出端的状态编码表及 74151 输出端产生的序列号



CP ↑	Q ₃ Q ₂ Q ₁ Q ₀ (A ₂ A ₁ A ₀)
0	000 0
1	000 1
2	001 0
3	001 1
4	010 0
5	010 1
6	011 0
7	011 1
8	100 0
9	100 1
10	101 0

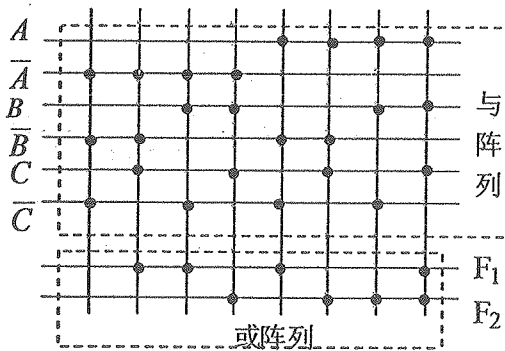
F= 11110001101

得分

九、ROM 的阵列如图所示，试列出真值表，并说明其功能。

①该阵列的真值表为：

A	B	C	F ₁	F ₂
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



②该阵列实现的逻辑功能是 一位全加器。

《 数字电路与逻辑设计 B 》

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	八	九	总分
得分										

自觉遵守考场规则, 诚信考试, 绝不作弊

得分

一、填空选择题 (23分, 每空1分)

1. 计算 $(10011)_2 + (100110.011)_{8421BCD} + (24)_5 = (59.6)_{10}$.
2. 逻辑函数 $F = \bar{A} + B + \bar{C}D$ 的反函数 $\bar{F} = \underline{\bar{A} \cdot \bar{B} \cdot (C + D)}$, 对偶函数 $F' = \underline{\bar{A} \cdot B \cdot (\bar{C} + D)}$.
3. $F(A, B, C, D, E) = A + \overline{ABC} + \overline{ACD}$ 的最简与或表达式为: $\underline{A + CD}$.
4. 由 3 个触发器构成的 3 位二进制同步加法计数器的基本结构是: 各级触发器的时钟均接 CP; 各级触发器均接成 TF 形式, 其中 $T_1 = \underline{1}$. $T_2 = 0, T_3 = 0, 0, \dots, T_n = 0, 0, \dots$
5. 若一个 8 位二进制 D/A 转换器的满刻度输出电压为 10.20V, 当输入为 $(10110100)_2$ 时, 输出电压为 C V.

$$\frac{V_o}{V_{om}} = \frac{180}{2^8 - 1} \cdot 180$$

A. 2.56 B. 7.12 C. 7.2 D. 5.12
6. 在 A/D 转换器中, 已知 Δ 是量化单位, 若采用“四舍五入”方法划分量化电平, 则最大量化误差为 D Δ .
 A. $1/4$ B. 2 C. 1 D. $1/2$
7. 信息可随时读出或写入, 断电后信息立即全部消失的存储器是 B.
 A. ROM B. RAM C. PROM D. Flash Memory
8. 存储器容量的扩展有 字 扩展和 位 扩展两种方式。如把 $1K \times 4$ 容量的 RAM 扩展为 $16K \times 16$ 的 RAM, 则需 64 片 RAM2114 和一个 4 线译码器。
 $16K \times 16$
 $1K \times 4$
9. 在四变量卡诺图中, 逻辑上不相邻的一组最小项为 D.
 A. m_1, m_3 B. m_4, m_6 C. m_5, m_{13} D. m_0, m_{10}
10. 逻辑函数 $F = A \oplus (A \oplus B) = \underline{B}$.
11. 在以下单元电路中, 具有“记忆”功能的单元电路是 B.
 A. 运算放大器 B. 触发器 C. TTL 门电路 D. 译码器
12. 寻址 $16K \times 8$ 容量的 RAM 需要 14 根地址线, 可访问 16k 个地址单元, 若用十六进制书写它们, 应从 0000 H 至 3FFF H.
13. GAL16V8 的与阵列总共可实现 64 个乘积项, 每个与门有 16 个输入端.
14. 把 2 片计数器 74161 通过级联连接成的计数器, 其最大模值是 256.

得分

二、用卡诺图法化简 $F_1(A,B,C,D) = \sum m(0,1,4,6,9,13) + \sum \phi(2,3,5,7,11,15)$;
 $F_2(A,B,C,D) = ABCD + \overline{AB} + \overline{AD}$ 为最简与或表达式。(12分)

		CD			
		00	01	11	10
AB	00	1	1	ϕ	ϕ
	01	1	ϕ	ϕ	1
	11	0	1	ϕ	0
	10	0	1	ϕ	0

$F_1 = \overline{A} + D$

		CD			
		00	01	11	10
AB	00	0	0	0	0
	01	0	0	0	0
	11	1	1	0	1
	10	1	1	1	1

$F_2 = \overline{AB} + \overline{AD} + \overline{AD}$

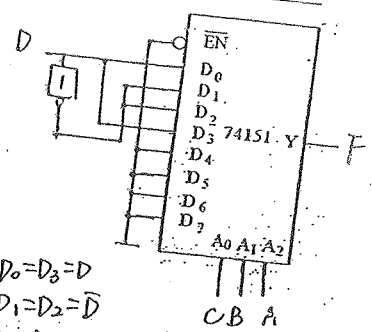
得分

三、在图1所示电路中，只用1片74151实现函数 $F(A,B,C,D) = \sum m(1,2,4,7)$

(8分)

		CD			
		00	01	11	10
AB	00	0	1	0	1
	01	1	0	1	0
	11	0	0	0	0
	10	0	0	0	0

		CD	
		0	1
AB	00	D	\overline{D}
	01	\overline{D}	D
	11	0	0
	10	0	0



$D_0 = D_3 = D = 0$
 $D_1 = D_2 = D = 1$
 $D_4 = D_5 = D_6 = D_7 = 0$

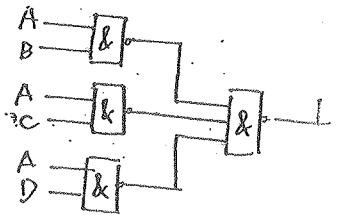
得分

四、用最少的与非门设计一组合逻辑电路，输入为四位二进制数，当数 $N \geq 9$ 时，输出 $L = 1$ ，其余情况 $L = 0$ 。(10分) A, B, C, D 分别为四位二进制数的高位到低位。

A	B	C	D	L
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

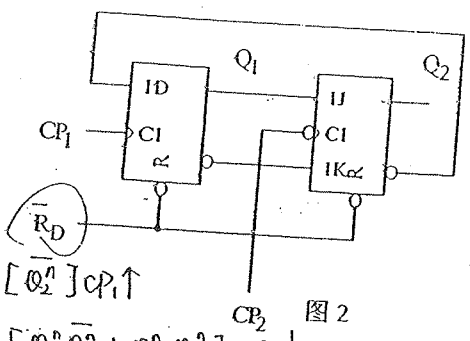
		CD			
		00	01	11	10
AB	00	0	0	0	0
	01	0	0	0	0
	11	1	1	1	1
	10	0	1	1	1

$L = AB + AD + AC$
 $= \overline{\overline{AB + AD + AC}}$
 $= \overline{\overline{AB} \cdot \overline{AD} \cdot \overline{AC}}$



得分

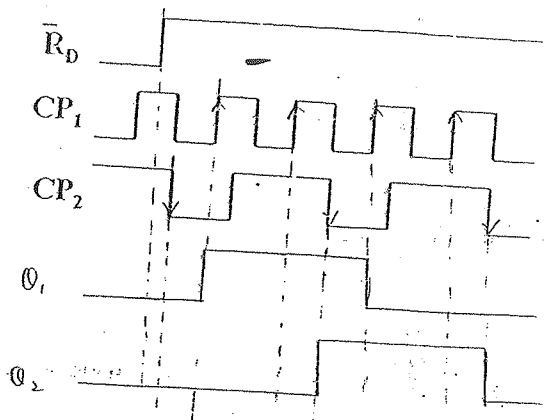
五、画出图2电路中 Q_1 和 Q_2 的波形。(6分)



$$Q_1^{n+1} = [Q_2^n] \cdot CP_1 \uparrow$$

$$Q_2^{n+1} = [Q_1^n \bar{Q}_2^n + Q_1^n \cdot Q_2^n] \cdot CP_2 \downarrow$$

$$= [Q_1^n] \cdot CP_2 \downarrow$$



得分

六、分析如图3所示电路，写出电路的激励方程、输出方程和状态方程；画出完整的状态转换图，并说明其基本特点。假设触发器的初态均为0。(13分)

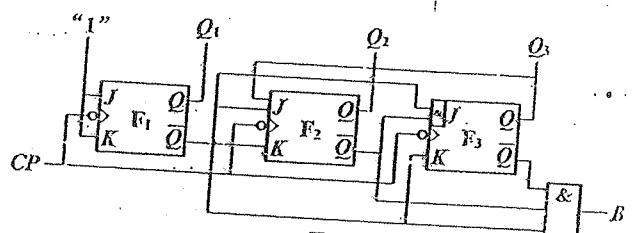


图3

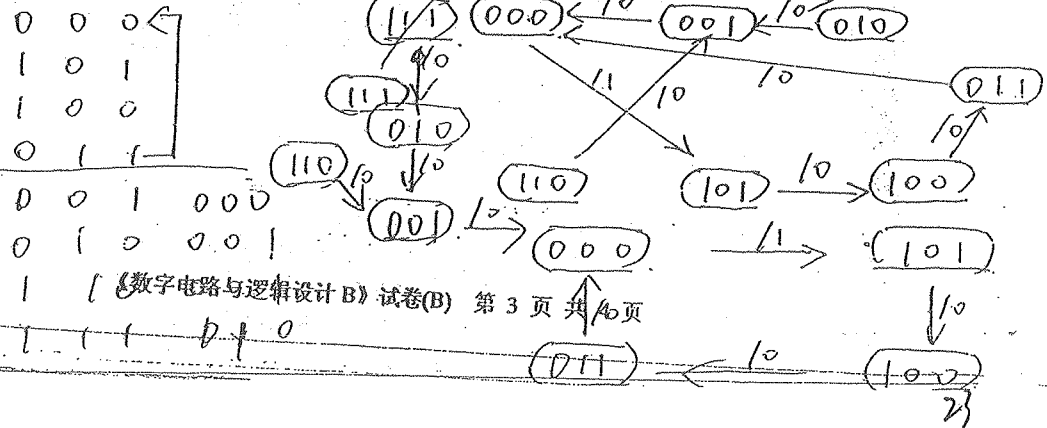
① $J_1 = K_1 = 1$
 $J_2 = \bar{Q}_1^n \cdot \bar{Q}_3^n, K_2 = \bar{Q}_1^n$
 $J_3 = \bar{Q}_1^n \cdot \bar{Q}_2^n, K_3 = \bar{Q}_1^n$

② $B = \bar{Q}_1^n \cdot \bar{Q}_2^n \cdot \bar{Q}_3^n$

③ $Q_1^{n+1} = [\bar{Q}_1^n] \cdot CP \downarrow$
 $Q_2^{n+1} = [\bar{Q}_1^n \cdot \bar{Q}_3^n \cdot \bar{Q}_2^n + Q_1^n \cdot Q_2^n] \cdot CP \downarrow = [Q_3^n \cdot Q_1^n \cdot Q_2^n] \cdot CP \downarrow$
 $Q_3^{n+1} = [\bar{Q}_1^n \cdot \bar{Q}_2^n \cdot \bar{Q}_3^n + Q_1^n \cdot Q_2^n] \cdot CP \downarrow$
 $= [Q_3^n \cdot Q_1^n \cdot Q_2^n] \cdot CP \downarrow$

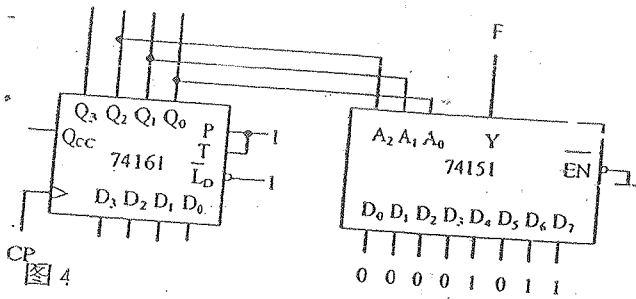
Q_3^n	Q_2^n	Q_1^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	B
0	0	0	1	0	1	1
0	0	1	0	0	0	0
0	1	0	0	0	1	0
0	1	1	0	0	0	0
1	0	0	0	1	1	0
1	0	1	1	0	0	0
1	1	0	0	0	1	0
1	1	1	0	1	0	0

得分





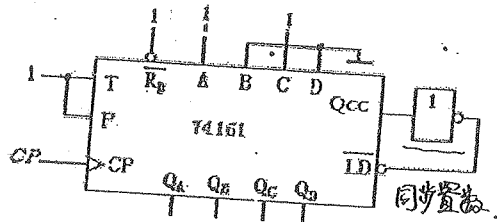
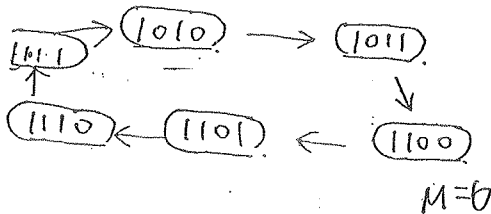
七、分析图4所示电路，填写下表（设初态为 $Q_3Q_2Q_1Q_0=0000$ ）。（10分）



Q_3	Q_2	Q_1	Q_0	F
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	0	0
1	0	0	1	1
1	0	1	0	0
1	1	0	1	1
1	1	1	1	1

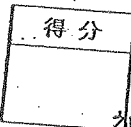


八、试分析图5所示电路，画出它的状态转移图，说明它是几进制计数器。（8分）

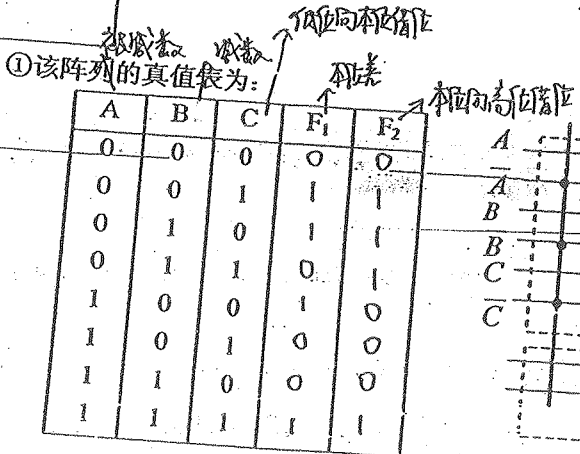


置数最小值

图5



九、ROM的阵列如图6所示，试列出真值表，并说明其功能。（10分）



①该阵列的真值表为：

A	B	C	F_1	F_2
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

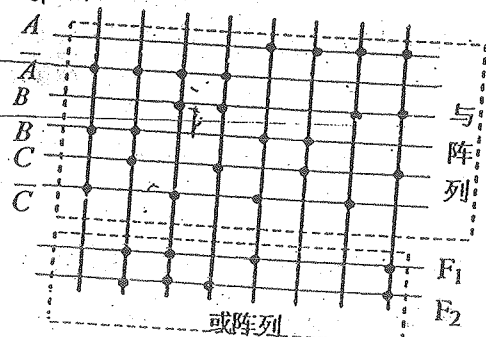


图6

$$F_1 = ABC + AB\bar{C} + A\bar{B}C + A\bar{B}\bar{C}$$

$$F_2 = \bar{A}BC + \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}\bar{B}\bar{C}$$

②该阵列实现的逻辑功能是 全减器。

自觉遵守考试规则，诚信考试，绝不作弊

《 数字电路与逻辑设计 B 》

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

自觉遵守考试规则，诚信考试，绝不作弊。

一. 单项选择题 (每题 1 分, 共 10 分)

1. 表示任意两位无符号十进制数需要 () 二进制数。
A. 6 B. 7 C. 8 D. 9
2. 余 3 码 10001000 对应的 2421 码为 ()。
A. 01010101 B. 10000101 C. 10111011 D. 11101011
3. 补码 1. 1000 的真值是 ()。
A. +1.0111 B. -1.0111 C. -0.1001 D. -0.1000
4. 标准或-与式是由 () 构成的逻辑表达式。
A. 与项相或 B. 最小项相或 C. 最大项相与 D. 或项相与
5. 根据反演规则, $F = (\overline{A+C}) \cdot (C+DE) + \overline{E}$ 的反函数为 ()。
A. $\overline{F} = [\overline{AC} + \overline{C(D+E)}] \cdot \overline{E}$ B. $\overline{F} = \overline{AC} + \overline{C(D+E)} \cdot \overline{E}$
C. $\overline{F} = (\overline{AC} + \overline{CD} + \overline{E}) \cdot \overline{E}$ D. $\overline{F} = \overline{AC} + C(D+E) \cdot \overline{E}$
6. 下列四种类型的逻辑门中, 可以用 () 实现三种基本运算。
A. 与门 B. 或门
C. 非门 D. 与非门
7. 将 D 触发器改造成 T 触发器, 图 1 所示电路中的虚线框内应是 ()。

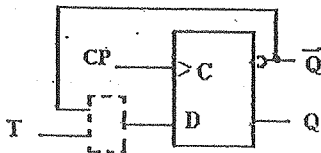


图 1

- A. 或非门 B. 与非门 C. 异或门 D. 同或门
8. 实现两个四位二进制数相乘的组合电路, 应有 () 个输出函数。
A. 8 B. 9 C. 10 D. 11
 9. 要使 JK 触发器在时钟作用下的次态与现态相反, JK 端取值应为 ()。
A. JK=00 B. JK=01 C. JK=10 D. JK=11
 10. 设计一个四位二进制码的奇偶位发生器 (假定采用偶检验码), 需要 () 个异或门。
A. 2 B. 3 C. 4 D. 5

二. 判断题 (判断各题正误, 正确的在括号内记“√”, 错误的在括号内记“×”, 并在划线处改正。每题 2 分, 共 10 分)

1. 原码和补码均可实现将减法运算转化为加法运算。 ()
2. 逻辑函数 $F(A,B,C) = \prod M(1,3,4,6,7)$, 则 $\bar{F}(A,B,C) = \sum m(0,2,5)$ 。 ()
3. 化简完全确定状态表时, 最大等效类的数目即最简状态表中的状态数目。 ()
4. 并行加法器采用先行进位 (并行进位) 的目的是简化电路结构。 ()
5. 图 2 所示是一个具有两条反馈回路的电平异步时序逻辑电路。 ()

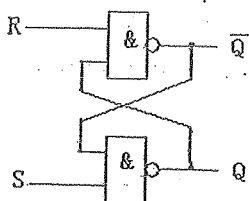


图 2

三. 多项选择题 (从各题的四个备选答案中选出两个或两个以上正确答案, 并将其代号填写在题后的括号内, 每题 2 分, 共 10 分)

1. 小数“0”的反码形式有 ()。
 - A. 0. 0……0 ;
 - B. 1. 0……0 ;
 - C. 0. 1……1 ;
 - D. 1. 1……1
2. 逻辑函数 $F=A \oplus B$ 和 $G=A \odot B$ 满足关系 ()。
 - A. $F = \bar{G}$
 - B. $F' = G$
 - C. $F' = \bar{G}$
 - D. $F = G \oplus 1$
3. 若逻辑函数 $F(A,B,C) = \sum m(1,2,3,6)$, $G(A,B,C) = \sum m(0,2,3,4,5,7)$, 则 F 和 G 相“与”的结果是 ()。
 - A. $m_2 + m_3$
 - B. 1
 - C. $\bar{A}\bar{B}$
 - D. AB
4. 设两输入或非门的输入为 x 和 y, 输出为 z, 当 z 为低电平时, 有 ()。
 - A. x 和 y 同为高电平 ;
 - B. x 为高电平, y 为低电平 ;
 - C. x 为低电平, y 为高电平 ;
 - D. x 和 y 同为低电平.
5. 组合逻辑电路的输出与输入的关系可用 () 描述。
 - A. 真值表
 - B. 流程表
 - C. 逻辑表达式
 - D. 状态图

四. 函数化简题 (10 分)

1. 用代数法求函数 $F(A,B,C) = AB + AC + \bar{B} \cdot \bar{C} + \bar{A} \cdot \bar{B}$ 的最简“与-或”表达式。(4 分)

2. 用卡诺图化简逻辑函数

$$F(A, B, C, D) = \sum m(2, 3, 9, 11, 12) + \sum d(5, 6, 7, 8, 10, 13)$$

求出最简“与-或”表达式和最简“或-与”表达式。(6分)

	AB			
CD	00	01	11	10
00				
01				
11				
10				

五. 设计一个将一位十进制数的余3码转换成二进制数的组合电路, 电路框图如图3所示。(15分)

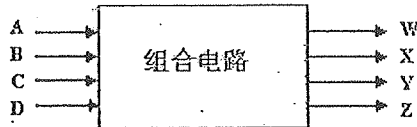


图3

要求:

1. 填写表1所示真值表;

表1

ABCD	WXYZ	ABCD	WXYZ
0000		1000	
0001		1001	
0010		1010	
0011		1011	
0100		1100	
0101		1101	
0110		1110	
0111		1111	

2. 利用图4所示卡诺图, 求出输出函数最简与-或表达式;

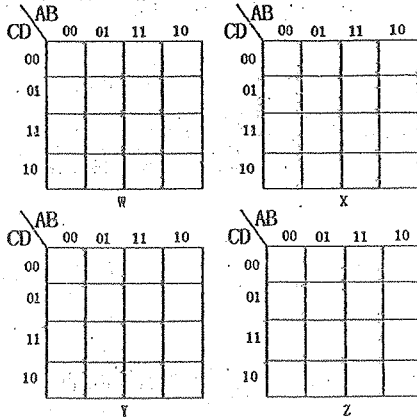


图4

3. 画出用 PLA 实现给定功能的阵列逻辑图。

4. 若采用 PROM 实现给定功能, 要求 PROM 的容量为多大?

六、分析与设计 (15 分)

某同步时序逻辑电路如图 5 所示。

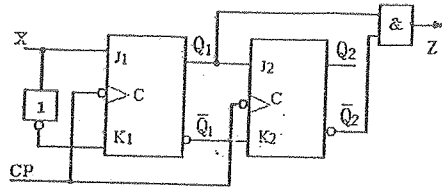


图 5

(1) 写出该电路激励函数和输出函数;

(2) 填写表 2 所示次态真值表;

表 2

输入 X	现态 $Q_2 Q_1$	激励函数 $J_2 K_2 J_1 K_1$	次态 $Q_2^{(n+1)} Q_1^{(n+1)}$	输出 Z

(3) 填写表 3 所示电路状态表;

表 3

现态	次态 $Q_2^{(n+1)} Q_1^{(n+1)}$		输出
$Q_2 Q_1$	X=0	X=1	Z
00			
01			
10			
11			

(4) 设各触发器的初态均为 0, 试画出图 6 中 Q_1 、 Q_2 和 Z 的输出波形。

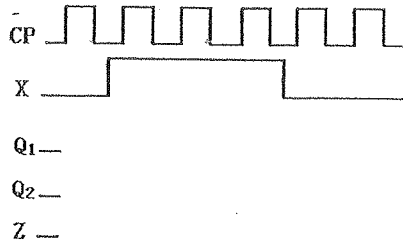


图6

(5) 改用T触发器作为存储元件, 填写图7中激励函数 T_2 、 T_1 卡诺图, 求出最简表达式。

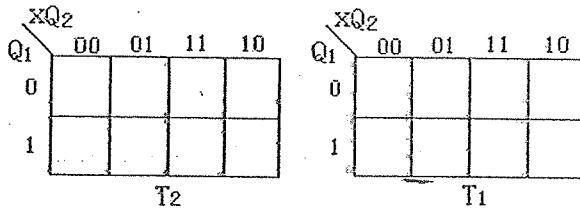


图7

七. 分析与设计 (15分)

某电平异步时序逻辑电路的结构框图如图8所示。图中:

$$Y_2 = x_1 y_2 + x_2 y_2 + x_2 x_1 y_1$$

$$Y_1 = x_1 y_2 \bar{y}_1 + x_2 x_1 + \bar{x}_2 x_1 y_2$$

$$Z = x_2 x_1 y_2$$

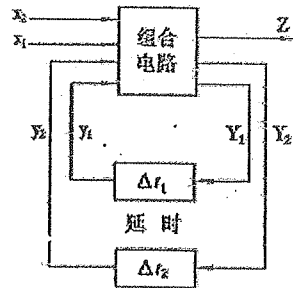


图8

要求:

1. 根据给出的激励函数和输出函数表, 填写图9中的卡诺图, 求出最简表达式。

表4

二次状态 $y_2 y_1$	激励状态 $y_2 y_1$ / 输出 Z			
	$x_2 x_1 = 00$	$x_2 x_1 = 01$	$x_2 x_1 = 11$	$x_2 x_1 = 10$
0 0				
0 1				
1 1				
1 0				

2. 判断以下结论是否正确, 并说明理由。

① 该电路中存在非临界竞争；

② 该电路中存在临界竞争；

3. 将所得流程表 4 中的 00 和 01 互换，填写出新的流程表 5，试问新流程表对应的电路是否存在非临界竞争或临界竞争？

表 5

二次状态 $y_2 y_1$	激励状态 $Y_2 Y_1$ / 输出 Z			
	$x_2 x_1 = 00$	$x_2 x_1 = 01$	$x_2 x_1 = 11$	$x_2 x_1 = 10$
0 0				
0 1				
1 1				
1 0				

八. 分析与设计 (15分)

某组合逻辑电路的芯片引脚图如图 9 所示。

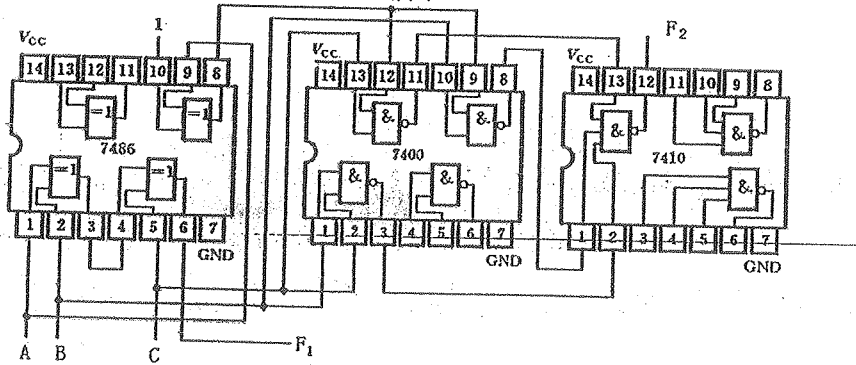


图 9

1. 分析图 9 所示电路，写出输出函数 F_1 、 F_2 的逻辑表达式，并说明该电路功能。

2. 假定用四路数据选择器实现图 9 所示电路的逻辑功能，请确定图 10 所示逻辑电路中各数据输入端的值，完善逻辑电路。

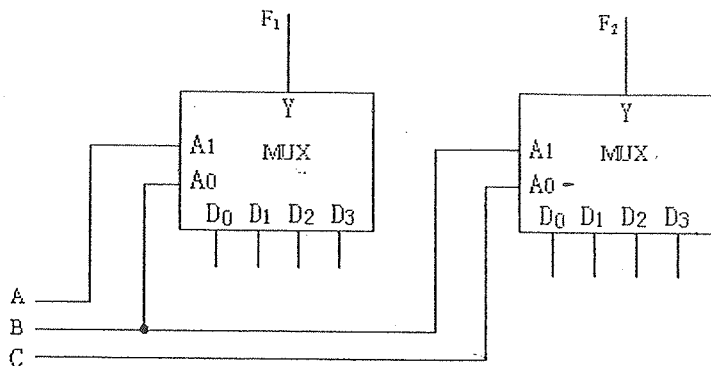


图 10

3. 假定用 EPROM 实现图 9 所示电路的逻辑功能，请画出阵列逻辑图。

《 数字电路与逻辑设计 B 》

答案

一. 单项选择题 (每题 1 分, 共 10 分)

1. B; 2. C; 3. D; 4. B; 5. A;
6. D; 7. D; 8. A; 9. D; 10. B.

二. 判断题 (判断各题正误, 正确的在括号内记“√”, 错误的在括号内记“×”, 并在划线处改正。每题 2 分, 共 10 分)

1. 反码和补码均可实现将减法运算转化为加法运算。 (×)
2. 逻辑函数 $F(A,B,C) = \prod M(1,3,4,6,7)$, 则 $F(A,B,C) = \sum m(1,3,4,6,7)$ 。 (×)
3. 化简完全确定状态表时, 最大等效类的数目即最简状态表中的状态数目。 (√)
4. 并行加法器采用先行进位 (并行进位) 的目的是提高运算速度。 (×)
5. 图 2 所示是一个具有一条反馈回路的电平异步时序逻辑电路。 (×)

三. 多项选择题 (从各题的四个备选答案中选出两个或两个以上正确答案, 并将其代号填写在题后的括号内, 每题 2 分, 共 10 分)

1. AD; 2. ABD; 3. AC; 4. ABC; 5. AC .

四. 函数化简题 (10 分)

1. 代数化简 (4 分)

$$\begin{aligned}
 F(A,B,C) &= AB + AC + B\bar{C} + A\bar{B} \\
 &= AB + AC + BC + A \\
 &= AB + AC + BC \\
 &= A(B+C) + BC \\
 &= A + BC
 \end{aligned}$$

2. 卡诺图化简 (共 6 分)

	AB			
CD	00	01	11	10
00			1	d
01		d	d	1
11	1	d		1
10	1	d		d

最简“与-或”表达式为: $F = AC + BC$ (3分)

最简“或-与”表达式为: $F = (A + C) \cdot (\bar{B} + \bar{C})$ (3分)

五. 设计 (共 15 分)

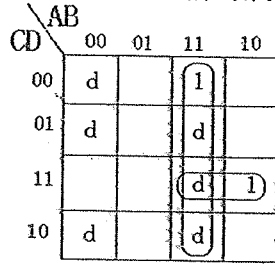
1. 填写表 1 所示真值表; (4 分)

表 1 真值表

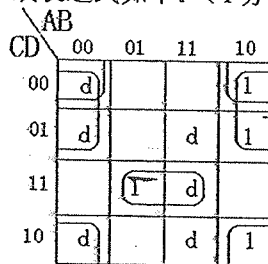
ABCD	WXYZ	ABCD	WXYZ
------	------	------	------

0000	dddd	1000	0101
0001	dddd	1001	0110
0010	dddd	1010	0111
0011	0000	1011	1000
0100	0001	1100	1001
0101	0010	1101	dddd
0110	0011	1110	dddd
0111	0100	1111	dddd

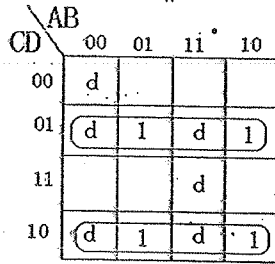
2. 利用卡诺图, 求出输出函数最简与-或表达式如下: (4分)



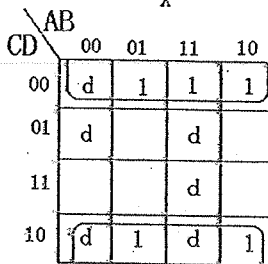
W



X



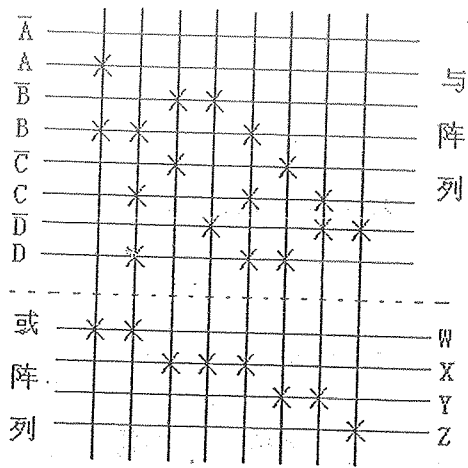
Y



Z

$$\begin{aligned}
 W &= AB + BCD \\
 X &= BC + BD + BCD \\
 Y &= CD + CD \\
 Z &= D
 \end{aligned}$$

3. 画出用 PLA 实现给定功能的阵列逻辑图如下: (5分)



4. 若采用 PROM 实现给定功能, 要求 PROM 的容量为: (2 分)

$2^4 \times 4(\text{bit})$

六、分析与设计 (15 分)

(1) 写出该电路激励函数和输出函数; (3 分)

$J_2 = X, K_2 = X, J_1 = 0, K_1 = 0, Z = Q_2 Q_1$

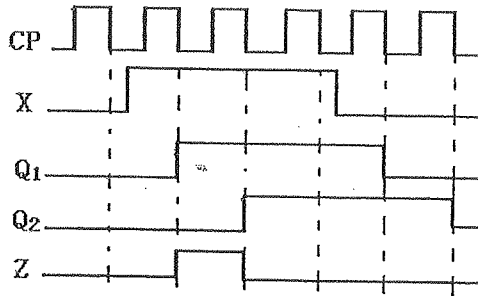
(2) 填写次态真值表; (3 分)

输入 X	现态 $Q_2 Q_1$	激励函数 $J_2 K_2 J_1 K_1$	次态 $Q_2^{(n+1)} Q_1^{(n+1)}$	输出 Z
0	00	0 1 0 1	0 0	0
0	01	1 0 0 1	1 0	1
0	10	0 1 0 1	0 0	0
0	11	1 0 0 1	1 0	0
1	00	0 1 1 0	0 1	0
1	01	1 0 1 0	1 1	1
1	10	0 1 1 0	0 1	0
1	11	1 0 1 0	1 1	0

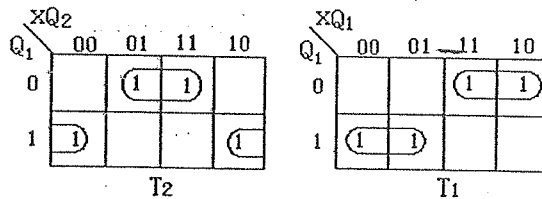
(3) 填写如下所示电路状态表; (3 分)

现态 $Q_2 Q_1$	次态 $Q_2^{(n+1)} Q_1^{(n+1)}$		输出 Z
	X=0	X=1	
00	00	01	0
01	10	11	1
10	00	01	0
11	10	11	0

(4) 设各触发器的初态均为 0, 根据给定波形画出 Q_1 、 Q_2 和 Z 的输出波形。(3 分)



(5) 改用 T 触发器作为存储元件, 填写激励函数 T_2 、 T_1 卡诺图, 求出最简表达式。(3 分)



最简表达式为:

$$T_2 = \bar{Q}_1 \bar{X} Q_2 + \bar{Q}_1 X Q_2 + Q_1 \bar{X} \bar{Q}_2 + Q_1 X \bar{Q}_2$$

$$T_1 = \bar{Q}_1 X Q_1 + \bar{Q}_1 X \bar{Q}_1 + Q_1 \bar{X} \bar{Q}_1 + Q_1 \bar{X} Q_1$$

七. 分析与设计 (15 分)

1. 根据给出的激励函数和输出函数表达式, 填流程表; (5 分)

二次状态		激励状态 $Y_2 Y_1$ / 输出 Z			
		$x_2 x_1 = 00$	$x_2 x_1 = 01$	$x_2 x_1 = 11$	$x_2 x_1 = 10$
0	0	00/0	00/0	01/0	00/0
0	1	00/0	00/0	01/0	10/0
1	1	11/0	00/0	11/1	10/0
1	0	11/0	01/0	11/1	10/0

2. 判断以下结论是否正确, 并说明理由。(6 分)

① 该电路中存在非临界竞争;

正确。因为处在稳定总态 (00, 11), 输入由 00 变为 01 或者处在稳定总态 (11, 11), 输入由 11 变为 01 时, 均引起两个状态变量同时改变, 会发生反馈回路间的竞争, 但由于所到达的列只有一个稳定总态, 所以属于非临界竞争。

② 该电路中存在临界竞争;

正确。因为处在稳定总态 (11, 01), 输入由 11 变为 10 时, 引起两个状态

变量同时改变，会发生反馈回路间的竞争，且由于所到达的列有两个稳定总态，所以属于非临界竞争。

3. 将所得流程表 3 中的 00 和 01 互换，填写出新的流程表，试问新流程表对应的电路是否存在非临界竞争或临界竞争？（4 分）

新的流程表如下：

二次状态 $y_2 y_1$	激励状态 $Y_2 Y_1$ / 输出 Z			
	$x_2 x_1 = 00$	$x_2 x_1 = 01$	$x_2 x_1 = 11$	$x_2 x_1 = 10$
0 0	01/0	01/0	00/0	10/0
0 1	01/0	01/0	00/0	01/0
1 1	11/0	01/0	11/1	10/0
1 0	11/0	00/0	11/1	10/0

新流程表对应的电路不存在非临界竞争或临界竞争。

八. 分析与设计 (15 分)

1. 写出电路输出函数 F_1 、 F_2 的逻辑表达式，并说明该电路功能。（4 分）

$$F_1 = A \oplus B \oplus C = \overline{ABC} + ABC + \overline{A}BC + A\overline{B}C$$

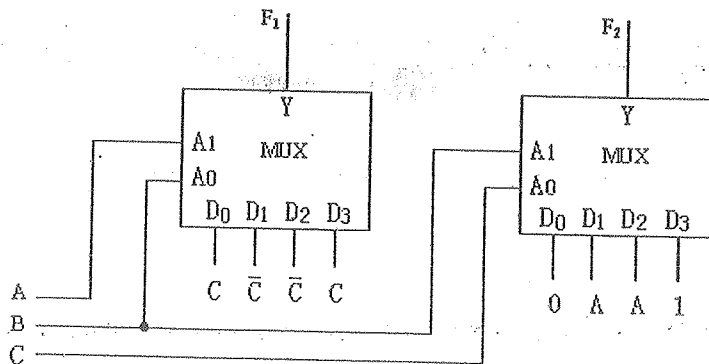
$$F_2 = \overline{AC} \oplus \overline{AB} \oplus \overline{BC} = \overline{AC} + \overline{AB} + \overline{BC}$$

该电路实现全减器的功能。（1 分）

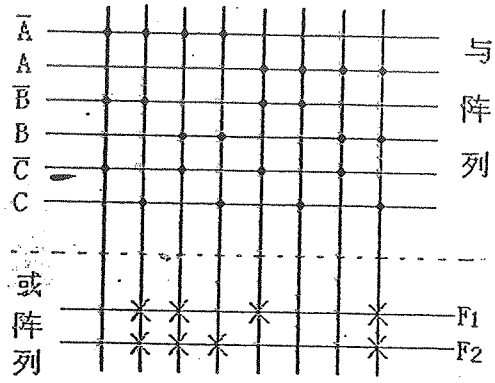
2. 假定用四路数据选择器实现该电路的逻辑功能，请确定给定逻辑电路中各数据输入端的值，完善逻辑电路。（5 分）

$$F_1: D_0 = C, D_1 = \overline{C}, D_2 = \overline{C}, D_3 = C$$

$$F_2: D_0 = 0, D_1 = A, D_2 = A, D_3 = 1$$



3. 假定用 EPROM 实现原电路的逻辑功能，可画出阵列逻辑图如下：（5 分）



《 数字电路与逻辑设计 B 》

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	总分
得分								

得分

一、填空题 (1分×17)

- $(3AB6)_{15} = (35266)_8$ 2. $(73.26)_{10} = (0111\ 0011\ 0010\ 0110)_{8421BCD}$
- $(0011\ 1001\ 1000)_{8421BCD} = (365)_{10}$ 4. $(27.4)_{10} = (11011\ 0110)_2$
- 奇校验码的任意一个码组中, 1 的个数总是奇数个; 它可以检测奇数位错误。
- 逻辑代数的基本逻辑运算是与、或和非。
- 把代码的特定含义翻译出来的过程叫译码; n 位二进制译码器有 n 个输入, 有 2^n 个输出, 工作时译码器只有 1 个输出有效。
- 两个 1 位二进制数相加叫做半加; 两个同位的数字和来自低位的进位三者相加叫做全加。
- 当输入信号改变状态时, 输出端可能出现短暂错误电平的现象叫冒险。
- 一个二进制编码器对 12 个输入信号进行编码; 则至少需采用 4 位二进制代码。

得分

二、选择题 (2分×8分)

- 已知 $XY + YZ + XZ = XY + Z$, 判断等式 $(X + Y)(Y + Z)(X + Z) = (X + Y)Z$ 成立的最简单方法是依据 B。
- A. 代入规则 B. 对偶规则 C. 反演规则 D. 互补规则
- 逻辑函数 $F = A \oplus B$ 与 $G = A \odot B$ 满足 A 关系。
- A. 互非 B. 对偶 C. 相等 D. 无任何关系
- 在下列逻辑函数中, F 恒为 0 的是 C。
- A. $F(ABC) = \overline{m_0} \cdot \overline{m_2} \cdot \overline{m_5}$ B. $F(ABC) = \overline{m_0} + \overline{m_2} + \overline{m_5}$
- C. $F(ABC) = m_0 \cdot m_2 \cdot m_5$ D. $F(ABC) = \overline{m_0} + \overline{m_2} + \overline{m_5}$
- n 个变量可以构成 C 个最小项。
- A. n B. $2 \times n$ C. 2^n D. $2^n - 1$
- 标准与或式是由 D 构成的逻辑表达式。
- A. 最大项之积 B. 最小项之积 C. 最大项之和 D. 最小项之和
- $ABC + AD + BD + CD$ 的多余项是 C。
- A. \overline{BD} B. \overline{AD} C. CD D. ABC
- 要求 JK 触发器状态由 0 → 1, 其激励输入端 JK 应为 B。
- A. $JK = 0 \times$ B. $JK = 1 \times$ C. $JK = \times 0$ D. $JK = \times 1$
- 当集成维持—阻塞 D 型触发器的异步置 0 端 $\overline{R}_D = 0$ 时, 则触发器的次态 B。

A.与CP和D有关 B.与CP和D无关 C.只与CP有关 D.只与D有关

得分

三、(25分)

1. (4分) 直接写出函数 $F = A(B+\bar{C}) + \bar{A}BC$ 的反函数及对偶函数表达式。

反函数 $\bar{F} = (\bar{A} + \bar{B}C)(A + \bar{B} + \bar{C})$ 2分

对偶函数 $F' = (A + \bar{B}C)(\bar{A} + B + \bar{C})$ 2分

2. (5分) 用卡诺图判别函数Z和Y有何关系?

$Z = AB + \bar{B}\bar{C} + \bar{C}\bar{A}$; $Y = \bar{A}\bar{B} + BC + \bar{C}A$

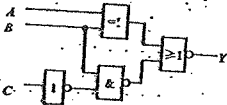
卡诺图 Z

BC	00	01	11	10
A=0	1	1	1	
A=1	1		1	1

卡诺图 Y

BC	00	01	11	10
A=0	1	1	1	
A=1	1		1	1

3. (4分) 写出图中逻辑电路的函数式并化简。



2分 × 2 = 4分

$Y = (A \oplus B) + BC = (A \odot B)BC = (\bar{A}\bar{B} + AB)BC = \bar{A}BC + ABC$

4. (4分) 将函数 $Y(A, B, C) = \bar{A}BC + AC + \bar{B}C$ 化为最小项之和的形式。

$Y(A, B, C) = \sum m(1, 3, 5, 7)$

5. (5分) 用卡诺图化简函数 $F(A, B, C) = \sum m(0, 1, 3, 7) + \sum \phi(2, 5)$ 为最简与或式。

卡诺图 F

BC	00	01	11	10
A=0	1	1	1	φ
A=1		φ	1	

图 3分 圈法 1分

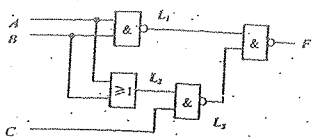
$F(A, B, C) = A + C$ 1分

6. (3分) 乘积项 $\bar{A}BC$ 的逻辑相邻项有哪些?

$\bar{A}BC, A\bar{B}C, \bar{A}B\bar{C}$ 1分 × 3

得分

四、(10分) 分析下图所示电路的逻辑功能。



①从输入依次写出:

$$L_1 = \overline{A}B \quad L_2 = A+B \quad L_3 = \overline{L_2} \cdot C \quad F = L_1 \cdot L_3 = \overline{A}B \cdot \overline{(A+B)} \cdot C$$

②列出逻辑函数真值表, 如下表所示。

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

3分

③由逻辑函数真值表可以看出, 该电路具有多数表决的功能。3分

得分

五、(15分)

1. (5分) 设 B, F 均为三位二进制数, B 为输入, F 为输出, 要求二者之间有下列关系: 当 $2 \leq B \leq 5$ 时, $F = B + 2$; 当 $B < 2$ 时, $F = 1$; 当 $B > 5$ 时, $F = 0$ 。试列出真值表。

$B_2 B_1 B_0$	$F_2 F_1 F_0$
0 0 0	0 0 1
0 0 1	0 0 1
0 1 0	1 0 0
0 1 1	1 0 1
1 0 0	1 1 0
1 0 1	1 1 1
1 1 0	0 0 0
1 1 1	0 0 0

2. (10分) 用 3—8 译码器 74138 和与非门实现下列多输出函数:

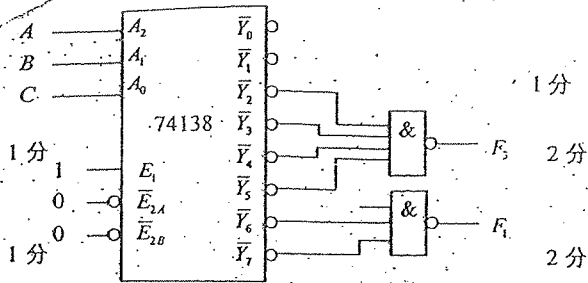
$$F_1 = AB + \overline{A} \overline{B} \overline{C}, \quad F_2 = A + B + \overline{C}, \quad F_3 = \overline{A}B + A\overline{B}$$

$$F_1(A, B, C) = AB + \overline{A} \overline{B} \overline{C} = \sum m(0, 6, 7)$$

$$F_2(A, B, C) = A + B + \overline{C} = \overline{m}_1, \quad F_3(A, B, C) = \overline{A}B + A\overline{B} = \sum m(2, 3, 4, 5) \quad 3分$$

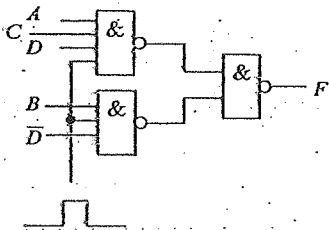


自觉装订线内不要答题



得分

六、(9分) 判断下图所示的电路是否存在逻辑冒险? 若存在, 原表达式应如何修改以消除逻辑冒险; 当 ABCD 从 0110 向 1111 变化时, 是否会出现功能冒险? 若会出现, 试用加取样脉冲法避免冒险。(须写出判断过程)



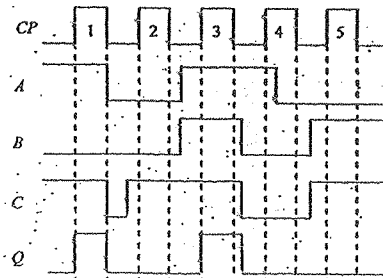
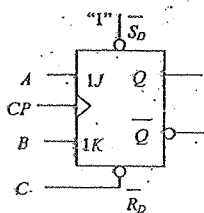
	CD	00	01	11	10
AB	00				
	01	1			1
	11	1		1	1
	10			1	

(1) $F = ACD + B\bar{D}$, ACD 和 $B\bar{D}$ 所对应的卡诺圈部分相切, 且相切部分没有被一个卡诺圈包围, 所以存在逻辑冒险。应增加多余项 ABC 以消除逻辑冒险, 即 $F = ACD + B\bar{D} + ABC$ 。2分 2分

(2) $F(0,1,1,0) = F(1,1,1,1)$; 有 2 个变量同时变化; 不变变量构成的乘积项 BC 所对应的卡诺圈中有 0 也有 1, 所以存在功能冒险。取样脉冲加法如上图所示。3分 2分

得分

七、(8分) JK 触发器及 CP、A、B、C 的波形如图所示, 设 Q 的初始态为 0。(1) 写出电路的次态方程; (2) 画出 Q 端的波形。



$C=0$ 时, $Q^{n+1}=0$;
 $C=1$ 时, $Q^{n+1}=[A\bar{Q}^n + BQ^n]$; CP \uparrow

3分 5分

附表 3-8 线译码器 74138 的功能表

输入					输出							
E_1	$\overline{E_{2A}} + \overline{E_{2B}}$	A_2	A_1	A_0	\overline{Y}_0	\overline{Y}_1	\overline{Y}_2	\overline{Y}_3	\overline{Y}_4	\overline{Y}_5	\overline{Y}_6	\overline{Y}_7

自觉遵守考试规则, 诚信考试, 绝不作弊

Φ	1	Φ	Φ	Φ	1	1	1	1	1	1	1	1	1
0	Φ	Φ	Φ	Φ	1	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	1	1	1	1	1	1	1	1	0	1

《 数字电路与逻辑设计 B 》 试卷

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	八	九	总分
得分										

装订线内不要答题

得分

一、填空选择题 (22分, 每空 1分)

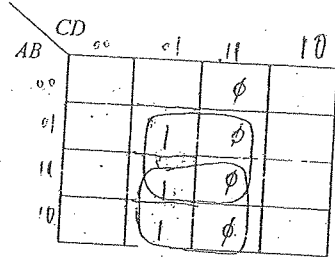
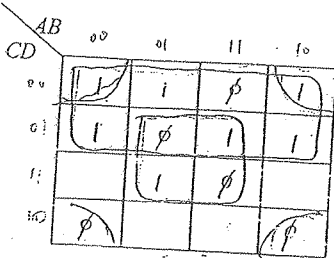
1. 计算 $(11010)_2 + (100100.001)_{8421BCD} + (26)_{16} = (\quad 68.2 \quad)_{10}$.
2. 逻辑函数 $F = \overline{A} + B + \overline{C}D$ 的反函数 $\overline{F} = \underline{A \cdot \overline{B} \cdot (C + \overline{D})}$, 对偶函数 $F' = \underline{\overline{A} \cdot \overline{B} \cdot (\overline{C} + D)}$.
3. $F(A, B, C, D, E) = A + \overline{ABC} + \overline{ACD} + (\overline{C} + \overline{D})E$ 的最简与或表达式为: $\underline{A + CE}$.
4. 以下各电路中属于组合逻辑电路是 B.
 A. 触发器 B. 数据选择器 C. 寄存器 D. 计数器
5. 若一个 8 位二进制 D/A 转换器的满刻度输出电压为 10.20V, 当输入为 $(10100110)_2$ 时, 输出电压为 D V.
 $\frac{2^7 + 2^5 + 2^2}{2^8} \cdot 10.24 = 6.6$
6. 在 A/D 转换器中, 已知 Δ 是量化单位, 若采用“舍尾法”划分量化电平, 则最大量化误差为 C Δ .
 A. 1/4 B. 2 C. 1 D. 1/2
7. 信息可随时读出或写入, 断电后信息立即全部消失的存储器是 B.
 A. ROM B. RAM C. PROM D. Flash Memory
8. 已知某存储器芯片有地址线 12 条, 数据线 4 条, 则该存储器的存储容量是 B 位.
 A. 1024×8 B. 4096×4 C. 2048×8 D. 4096×8
9. 在四变量卡诺图中, 逻辑上不相邻的一组最小项为 C.
 A. m_1, m_3 B. m_4, m_{12} C. m_5, m_9 D. m_0, m_2
10. 逻辑函数 $F = A \oplus (\overline{A} \oplus B) = \underline{B}$.
11. 在以下单元电路中, 具有“记忆”功能的是 B.
 A. 运算放大器 B. 触发器 C. TTL 门电路 D. 译码器
12. 逻辑代数的三个重要规则是 代入规则、反演规则、对偶规则.
13. 消除竞争冒险的方法有 加冗余项、加延迟电容、加取巧脉冲等。
14. 时序逻辑电路由 组合电路 和 存储电路 两大部分组成。
15. GAL16V8 的与阵列总共可实现 64 个乘积项, 每个与门有 16 个输入端。

得分

二、用卡诺图法化简 $F_1(A,B,C,D) = \sum m(0,1,4,7,8,9,13) + \sum \phi(2,5,10,12,15)$;

$F_2(A,B,C,D) = \overline{A}CD + \overline{A}BCD$, 且 $CD=0$ 为最简与或表达式。(12分)

$\overline{A}BC\overline{D} + \overline{A}BCD + \overline{A}BCD$



$F_1 = \overline{C} + BD + \overline{B}\overline{D}$

$F_2 = \overline{B}D + A\overline{D}$

得分

三、在图 1 所示电路中用 $\frac{1}{2}74153$ 实现函数

$F(A,B,C,D) = \sum m(1,2,4,7,15)$ 。(8分)

$F = \overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}C\overline{D}$
 $= \overline{A}\overline{B}(C\oplus D) + \overline{A}\overline{B}(C\oplus D) + \overline{A}\overline{B}C\overline{D}$

将 AB 看作地址线

① $AB=00$ 输出 $C\oplus D$

② $AB=10$ 输出 0

③ $AB=11$ 输出 $C\overline{D}$

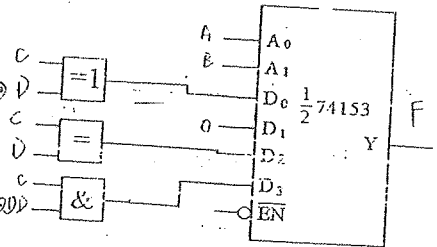


图 1

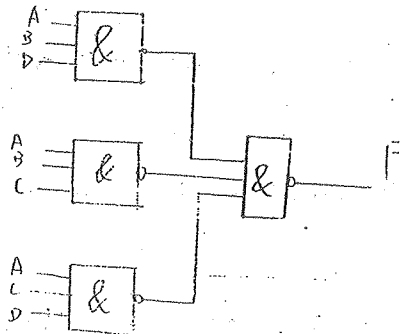
得分

四、某产品有 A、B、C、D 四项质量指标，A 为主要指标。检验合格品时，每件产品如果有包含主要指标 A 在内的三项或三项以上质量指标合格则为正品，否则即为次品。试用与非门设计一个最简的正品检验机。(10分)

A	B	C	D	F
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

$F = ABD + ABC + ACD$

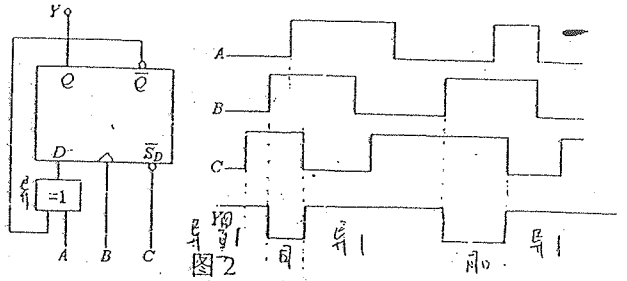
$= \overline{A}BD + \overline{A}BC + \overline{A}CD$



得分

五、如图 2 所示电路和波形，试根据 A、B、C 的波形画出 Y 的波形。(6 分)

$$Q_{out} = \bar{Q} \oplus A$$



得分

六、分析图 3 所示的时序电路。写出电路的激励方程和状态方程；画出完整的状态转移图；画出时序图(至少画 6 个时钟周期)。

分析其是否具有自启动性。假设触发器的初态均为 0。(12 分)

$$J_1 = \bar{Q}_3, K_1 = 1$$

$$J_2 = Q_1, K_2 = Q_3$$

$$J_3 = Q_1 Q_2, K_3 = 1$$

$$Q_1^{n+1} = \bar{Q}_3^n \cdot \bar{Q}_1^n \cdot Q_1^n$$

$$Q_2^{n+1} = [Q_1^n \cdot \bar{Q}_2^n + \bar{Q}_1^n \cdot Q_2^n] \cdot Q_1^n$$

$$Q_3^{n+1} = Q_1^n \cdot Q_2^n \cdot \bar{Q}_3^n$$

	Q_3	0	1
Q_2	0	001, 010, 100, 011	000, 010, 000, 010
Q_1	0	000, 010, 100, 110	000, 010, 000, 010
Q_3	1	000, 010, 100, 110	000, 010, 000, 010

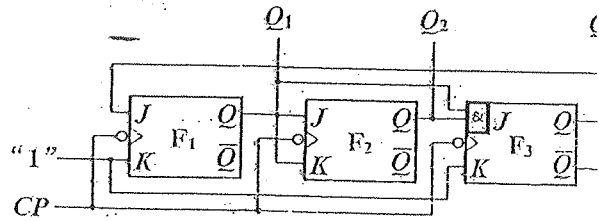
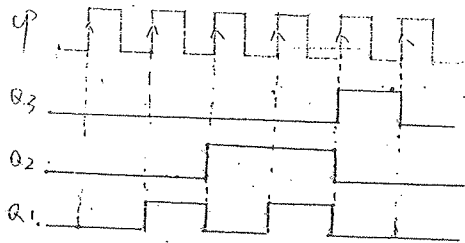


图 3



模 5 的加法计数器

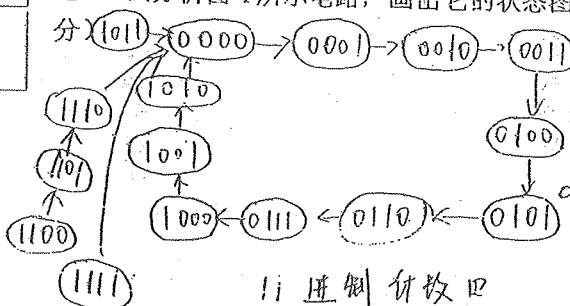
由 101, 111, 110

次态均进入有效循环。

故有自启动性

得分

七、试分析图 4 所示电路，画出它的状态图，说明它是几进制计数器。(10 分)



11 进制计数器

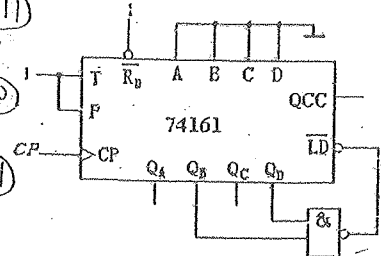


图 4

得分

八、试分析图 5 电路，完成要求 1 和要求 2。(10 分)

1、74194 的状态转移表为：

Q _D	Q _C	Q _B
0	0	0
1	0	0
0	1	0
1	0	1
1	1	0
1	1	1
0	1	1
0	0	1

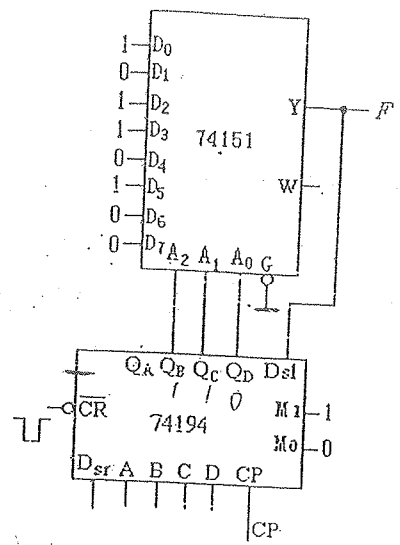


图 5

2、F 端输出的序列信号为：

F = 1 0 1 1 0 0 0

得分

九、ROM 的阵列如图 6 所示，试列出真值表，并说明其功能。(10 分)

①该阵列的真值表为：

A	B	C	F ₁	F ₂
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

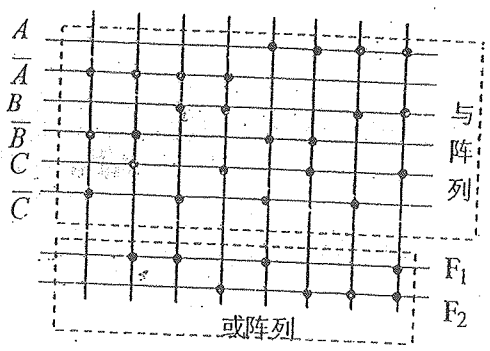


图 6

②该阵列实现的逻辑功能是 一位全加器

AB 为加数 被加数
C 为低位对高位的进位
F₁ 为本位和
F₂ 为高位对高位的进位

自觉遵守考试规则，诚信考试，绝不作弊

《 数字电路与逻辑设计 B 》

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

得分	
----	--

一、填空、选择题 (20分)。

1、 $(101.01)_2 = (5.25)_{10} = (5.2)_8 = (5.4)_{16}$

2、 $(125)_{10} = (0001\ 0010\ 0101)_{8421BCD} = (0001\ 0010\ 1000)_{5421BCD}$

3、 $(17.39)_{10} = (10001.0110001)_2$, 要求保持原精度。

4、若 $F(A, B, C) = A \oplus B \oplus C$, 则 $F = \sum_m (1, 2, 4, 7)$ 。

5、若 $F(A, B, C) = \sum_m (0, 1, 2, 4, 7)$, 则对偶式 $F' = \sum_m (1, 2, 4)$ 。

6、 $1 \oplus 1 \oplus 1 \oplus 0 \oplus 1 \oplus 0 \oplus 0 \oplus 1 = 1$; $1 \odot 0 \odot 1 \odot 0 \odot 1 \odot 0 \odot 0 \odot 1 = 1$

7、二进制数 0000~1111 可以表示 16 个数。

8、十进制数 7、8、9 对应的四位循环码分别为 0100、1100、1101。

9、在下列逻辑函数中, F 恒为 0 的是 C。

A. $F(ABC) = \overline{m_0} \cdot \overline{m_2} \cdot \overline{m_5}$

B. $F(ABC) = m_0 + m_2 + m_5$

C. $F(ABC) = m_0 \cdot m_2 \cdot m_5$

D. $F(ABC) = \overline{m_0} + \overline{m_2} + \overline{m_5}$

10、表示任意两位十进制数, 至少需要 7 位二进制数。

11、一个 16 选一的数据选择器有 4 根地址线、16 根数据输入线、1 根数据输出线。

12、函数 $F = \overline{D} + (A + \overline{B})C$, 由反演规则可直接得其反函数 $\overline{F} = \overline{D \cdot A \cdot B + C}$ 。

得分	
----	--

二、按要求完成下列各题 (10分)。

1、用公式法将逻辑函数 $F = \overline{AC} + \overline{ABC} + \overline{BC} + ABCDE$ 化简为最简与或

式。 $F = \overline{AC} + \overline{ABC} + \overline{BC} + ABCDE$

$$= \overline{AC} + \overline{BC} + \overline{BC} + ABCDE$$

$$= \overline{C}(A + \overline{B}) + ABCDE$$

$$= \overline{C}(A + 1) + ABCDE$$

$$= \overline{C} + ABCDE$$

自觉遵守考试规则, 诚信考试, 绝不作弊

2、用公式法将逻辑函数 $F = (A \oplus B)C + ABC + \overline{A}BC$ 化简为最简与或式。

$$\begin{aligned}
 F &= (A \oplus B)C + ABC + \overline{A}BC \\
 &= (A \oplus B)C + (AB + \overline{A}B)C \\
 &= (A \oplus B)C + \overline{(A \oplus B)}C \\
 &= ((A \oplus B) + \overline{(A \oplus B)})C \\
 &= C
 \end{aligned}$$

得分

三、试用卡诺图法将下列逻辑函数化简为最简与或表达式（要有图解过程，否则不得分）（10分）。

1、 $F_1(A, B, C) = \sum_m(0, 2, 5, 7)$

		BC			
		00	01	11	10
A	0	1			1
	1		1	1	

$F_1(A, B, C) = \overline{A}C + AC$

2、 $F_2 = \overline{A}D + \overline{B}C\overline{D}$ ，约束条件为 $\overline{B}C\overline{D} = 0$ 。

		CD			
		00	01	11	10
AB	00	1	1	1	0
	01		1	1	
	11				
	10	1			0

$F_2 = \overline{A}D + \overline{B}D$

得分

四、已知逻辑函数 $F_1(A, B, C, D) = \sum_m(0, 3, 4, 5, 7, 9, 10, 13, 14, 15)$ ，

$F_2(A, B, C, D) = \sum_m(2, 3, 5, 6, 7, 8, 9, 12, 13, 15)$ ，试求 $F = F_1 \cdot F_2$ 的最简与或式。（10分）

		CD			
		00	01	11	10
AB	00	1		1	
	01	1	1	1	
	11		1	1	1
	10		1		1

F_1

		CD			
		00	01	11	10
AB	00			1	1
	01		1	1	1
	11	1	1	1	
	10	1	1		

F_2

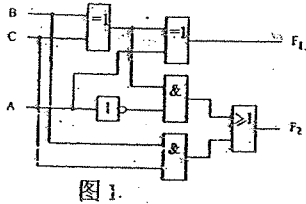
$F = BD + \overline{A}CD + A\overline{C}D$

		CD			
		00	01	11	10
AB	00			1	
	01		1	1	
	11	1	1	1	
	10	1			

F

得分

五、分析图1电路的逻辑功能。(要有分析过程, 否则不得分) (10分)



③列真值表

真值表

A	B	C	F ₂	F ₁
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

解: ①分析

输入: A, B, C; 输出: F₁, F₂.

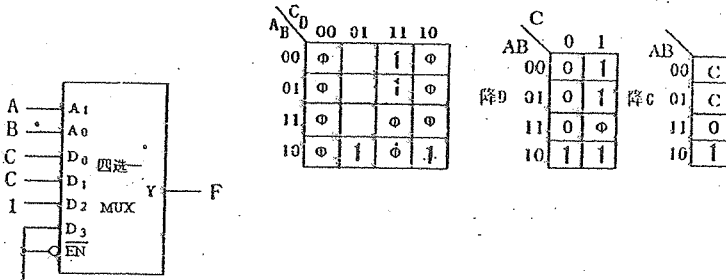
②写出表达式 $F_2 = \bar{A} \cdot (B \oplus C) + BC$ $F_1 = A \oplus (B \oplus C)$

④确定功能

由真值表分析可知: 本电路是一个完成一位二进制数相减的电路, 即: 一位二进制全减器。

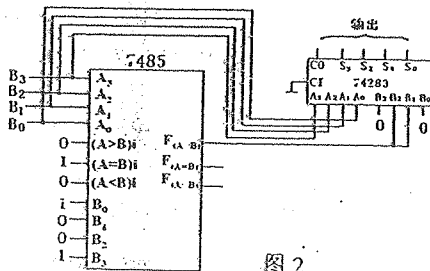
得分

六、试用一片四选一数据选择器(不提供其它元器件)实现下列函数, $F = \sum_m(3,7,9,10) + \sum_\phi(0,2,4,6,8,11,12,14,15)$ 。(10分)



得分

七、如下图2所示, 请分析这个电路完成什么功能? (5分)



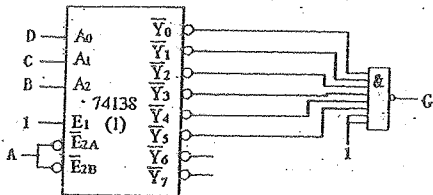
解: 当 $B_3B_2B_1B_0 > (9)_{10}$ 时, $B_3B_2B_1B_0 + 0110$ 进行十进制调整。

当 $B_3B_2B_1B_0 \leq (9)_{10}$ 时, $B_3B_2B_1B_0 + 0000$ 。

本电路完成4位二进制数转换成两位8421BCD码的功能。

得分

八、A、B、C、D 四人在同一实验室工作。若 A 只要到实验室就有自己的工作做；B 必须 C 到实验室以后才能有工作可做；C 除了为 B 创造工作的条件外，到实验室是从来不干工作的；D 只有 A 在实验室时，才干工作。请问：在什么情况下，实验室中没有人干工作？请用逻辑函数来描述。并用一片 74138 和一片 8 输入与非门实现。（10 分）



解：①列真值表

A	B	C	D	F	G
0	0	0	0	0	1
0	0	0	1	0	1
0	0	1	0	0	1
0	0	1	1	0	1
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	1	0
0	1	1	1	1	0
1	0	0	0	1	0
1	0	0	1	1	0
1	0	1	0	1	0
1	0	1	1	1	0
1	1	0	0	1	0
1	1	0	1	1	0
1	1	1	0	1	0
1	1	1	1	1	0

②写出 G 的逻辑函数：

$$\begin{aligned}
 G &= m_0 + m_1 + m_2 + m_3 + m_4 + m_5 \\
 &= \overline{m_0} \overline{m_1} \overline{m_2} \overline{m_3} \overline{m_4} \overline{m_5} \\
 &= \overline{Y_0 Y_1 Y_2 Y_3 Y_4 Y_5}
 \end{aligned}$$

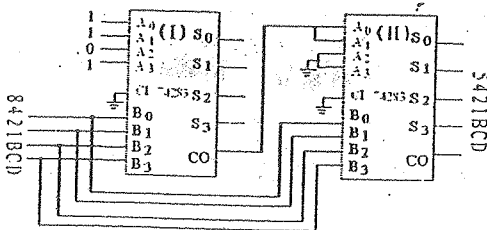
得分

九、试用两片 74283（此题不提供任何附加门）设计一个组合逻辑电路，将 $(A_3 A_2 A_1 A_0)_{8421BCD}$ 转换为 $(Y_3 Y_2 Y_1 Y_0)_{5421BCD}$ （5 分）。

解：①列表和分析

8421BCD	5421BCD
0000	0000
0001	0001
0010	0010
0011	0011
0100	0100
0101	1000
0110	1001
0111	1010
1000	1011
1001	1100

- 0000 ~ 0100 两者是相同的。即：8421BCD = 5421BCD
- 当 8421BCD 码等于 0101 时，5421BCD 码等于 1000。两者相差 0011。即：8421BCD + 0011 = 5421BCD
- 当 8421BCD = 0000 ~ 0100 时，使 (I) 片的 CO = 0，II 片为 0000 + 8421BCD。
- 当 8421BCD ≥ 0101 时，使 (I) 片的 CO = 1（即：10000 - 0101 = 1011），II 片为 0011 + 8421BCD。



得分

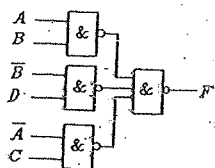
十、已知两级门电路如图 3 所示（10 分）。

1、当信号 ABCD 作 0111 → 1101 变化时会产生功能和逻辑冒险（逻辑冒险、功能冒险），当信号 ABCD 作 0111 → 1110 变化时会产生逻辑冒险（逻辑冒险、功能冒险）。

2、试用增加多余项法消除该电路的逻辑冒险（须在电路图上增加逻辑门）。

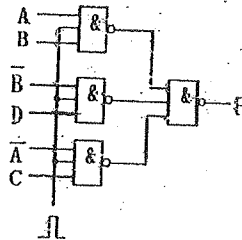
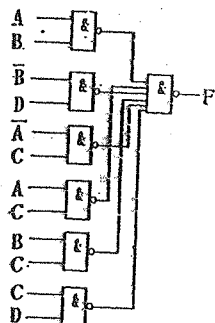
自觉遵守考场规则，诚信考试，违纪必究，后果自负。

3、试用脉冲取样法避免冒险 (须在电路图上标出取样脉冲所加的位置和极性)。



		C			
		00	01	11	10
A	B				
00			1	1	1
01				1	1
11		1	1	0	1
10			1	1	1

$$F = AB + \bar{A}C + \bar{B}D + AC + BC + CD$$



附录表

3-8 线译码器 74138 的功能表

使能输入		输入	输出
E_1	$\overline{E}_{2A} + \overline{E}_{2B}$	$A_2 A_1 A_0$	$\overline{Y}_0 \overline{Y}_1 \overline{Y}_2 \overline{Y}_3 \overline{Y}_4 \overline{Y}_5 \overline{Y}_6 \overline{Y}_7$
0	1	0 0 0	1 1 1 1 1 1 1 1
0	0	0 0 0	1 1 1 1 1 1 1 1
1	0	0 0 0	0 1 1 1 1 1 1 1
1	0	0 0 1	1 0 1 1 1 1 1 1
1	0	0 1 0	1 1 0 1 1 1 1 1
1	0	0 1 1	1 1 1 0 1 1 1 1
1	0	1 0 0	1 1 1 1 0 1 1 1
1	0	1 0 1	1 1 1 1 1 0 1 1
1	0	1 1 0	1 1 1 1 1 1 0 1
1	0	1 1 1	1 1 1 1 1 1 1 0

4 位数值比较器 7485 功能表

输入				输出	
$A_3 B_3$	$A_2 B_2$	$A_1 B_1$	$A_0 B_0$	$(A>B)_i, (A<B)_i, (A=B)_i$	$F_{A>B}, F_{A<B}, F_{A=B}$
$A_3>B_3$	0 0	0 0	0 0	0 0 0	1 0 0
$A_3<B_3$	0 0	0 0	0 0	0 0 0	0 1 0
$A_3=B_3$	$A_2>B_2$	0 0	0 0	0 0 0	1 0 0
$A_3=B_3$	$A_2<B_2$	0 0	0 0	0 0 0	0 1 0
$A_3=B_3$	$A_2=B_2$	$A_1>B_1$	0 0	0 0 0	1 0 0
$A_3=B_3$	$A_2=B_2$	$A_1<B_1$	0 0	0 0 0	0 1 0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0>B_0$	0 0 0	1 0 0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0<B_0$	0 0 0	0 1 0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1 0 0	1 0 0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0 1 0	0 1 0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0 0 1	0 0 1
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0 0 0	1 1 0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0 1 1	0 0 1
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1 0 1	0 0 1
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1 1 0	0 0 0

四位全加器 74283 的功能表示

$$\begin{array}{r}
 A_4 A_3 A_2 A_1 \\
 B_4 B_3 B_2 B_1 \\
 + \quad \quad CI \\
 \hline
 CO \ S_4 S_3 S_2 S_1
 \end{array}$$

《 数字电路与逻辑设计 B 》

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	八	九	十	总分
得分											

自觉遵守考场规则，诚信考试，绝不作弊

得分

一、填空、选择题 (15分)。

1. $(32)_{10} = (10000)_2 = (40)_8 = (20)_{16}$
2. $(20.4)_5 = (10.8)_{10}$
3. $(50)_{10} = (0101\ 0000)_{8421BCD} = (1000\ 0000)_{5421BCD}$
4. $(10011.0011)_2 = (23.140)_8$, 要求转换精度不低于1%。
5. 一个10位的二进制数最大可表示的十进制数是 (1023)。
6. 表示一个最大的两位十进制数, 至少需要 (7) 位二进制数。
7. 信息码 1100 的奇校验码是 (11001)。
8. 任意两个最小项的乘积恒等于 0。
9. 逻辑函数 F 的卡诺图若全为 1 格, 对应 $F =$ 1。
10. 函数 $F = A \oplus B$ 与 $G = A \odot B$ 的关系为 D。
A. 仅互非 B. 仅对偶 C. 相等 D. 既互非又对偶
11. n 个变量可以构成 C 个最小项。 A. n B. $2 \times n$ C. 2^n D. $2^n - 1$
12. 下列各式中, c 是三变量 A, B, C 的最小项。 a. $A+B+C$ b. $A+BC$ c. ABC d. \overline{ABC}

得分

二、按要求完成下列各题 (10分)。

1. 直接写出 $F = A(B+C) + \overline{ABC}$ 的反函数表达式。

$$\overline{F} = (\overline{A + BC})(A + B + C)$$

2. 直接写出 $F = \overline{AB + BC + CD}$ 的对偶函数表达式。

$$F' = (A + B)(B + C)\overline{C} + D$$

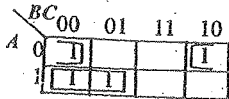
3. 用公式法将逻辑函数 $F = \overline{AB} + \overline{ACD} + B + \overline{D} + \overline{C}$ 化简为最简与或式。

$$F = A + \overline{ACD} + B + \overline{D} + \overline{C} = A + CD + B + \overline{D} + \overline{C} = A + C + B + \overline{D} + \overline{C} = 1$$

得分

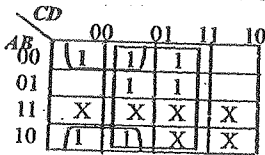
三、试用卡诺图法将下列逻辑函数化简为最简与或表达式（要有图解过程，否则不得分）（10分）。

1、 $F(A,B,C) = \sum m(0,2,4,5)$



$F(A,B,C) = \overline{AC} + \overline{AB}$

2、 $L = \overline{AD} + \overline{BCD} + \overline{ABCD}$ ，约束条件为 $AB + AC = 0$ 。

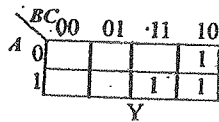
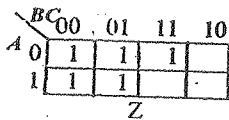


$F(A,B,C) = \overline{BC} + D$

得分

四、用卡诺图判别函数 Z 和 Y 有何关系？（5分）。

$Z = \overline{AC} + \overline{B}$ ； $Y = \overline{AB} + \overline{ABC}$



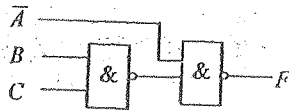
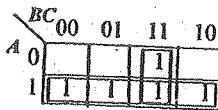
因此 Z 和 Y 互为反函数

得分

五、某汽车驾驶员培训班进行结业考试，有三名评判员，其中 A 为主评判员， B 和 C 为副评判员。在评判时按照少数服从多数原则通过，但只要主评判员认为合格就算通过，在双轨输入条件下用最少与非门实现该电路（10分）。

A	B	C	Y
1	Φ	Φ	1
0	1	1	1
0	1	0	0
0	0	1	0
0	0	0	0

$F(A,B,C) = A + BC = \overline{\overline{A} \cdot \overline{BC}}$



得分

六、已知由 3/8 译码器实现的逻辑函数如图 1 所示，试改用一个 4 选 1 数据选择器(输出 $Y = \overline{E}N(A_1A_0D_0 + A_1A_0D_1 + A_1\overline{A_0}D_2 + A_1\overline{A_0}D_3)$)实现(可附加少量门电路)。(10 分)

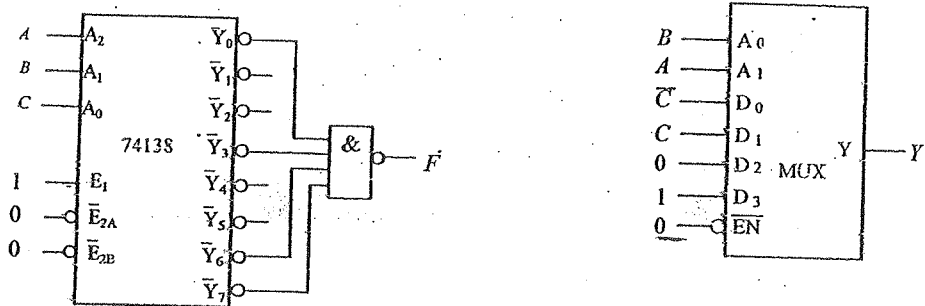
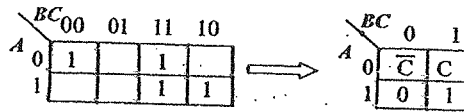


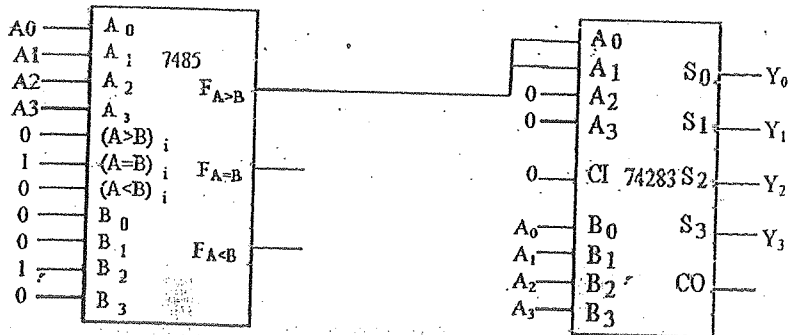
图 1

$$Y = m_0 + m_3 + m_6 + m_7$$



得分

七、试只用一片数据比较器 7485 和一片全加器 74283 设计一个组合逻辑电路，将 $(A_3A_2A_1A_0)_{8421BCD}$ 转换为 $(Y_3Y_2Y_1Y_0)_{5421BCD}$ (10 分)。



若 $A \leq 4$ 则 $Y = A + 0$

若 $A > 4$ 则 $Y = A + 3$

得分

八、已知两级门电路如图 2 所示 (10 分)。

1、当信号 $ABCD$ 作 $0100 \leftrightarrow 1101$ 变化时会产生 功能 冒险 (逻辑冒险、功能冒险), 当信号 $ABCD$ 作 $0111 \leftrightarrow 1110$ 变化时会产生 逻辑 冒险 (逻辑冒险、功能冒险)。

- 2、试用增加多余项法消除该电路的逻辑冒险 (须在电路图上增加逻辑门)。
- 3、试用脉冲取样法避免冒险 (须在电路图上标出取样脉冲所加的位置和极性)。

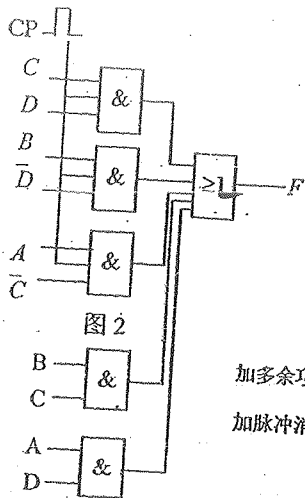


图 2

$$F = CD + BD + AC$$

	CD		00	01	11	10
AB	00			1		
	01	1		1	1	1
	11	1	1	1	1	1
	10	1	1	1	1	1

加多余项消除逻辑冒险 $F^* = CD + BD + AC + BC + AD$

加脉冲消除冒险 $F^* = (CD + BD + AC)CP$
 $= CD \cdot CP + BD \cdot CP + AC \cdot CP$

得分

九、由与非门构成的基本 SR 触发器的逻辑符号、输入波形如图 3 所示，根据 \bar{S}_D 、 \bar{R}_D 输入波形画出 Q 、 \bar{Q} 的波形。设触发器的初态为 0 (10 分)。

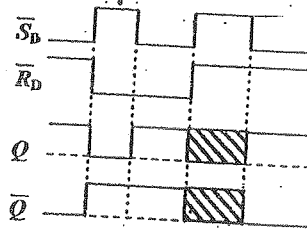
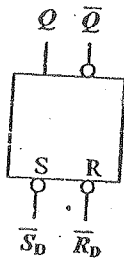
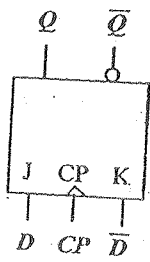


图 3

得分

十、写出上升沿触发的边沿 JK 触发器和边沿 D 触发器的次态方程，并用边沿 JK 触发器构成边沿 D 触发器。要求写出变换关系，画出电路图 (10 分)。



JK 触发器的次态方程:

$$Q^{n+1} = [J\bar{Q}^n + KQ^n]CP\uparrow$$

D 触发器的次态方程:

$$Q^{n+1} = [D]CP\uparrow = [D\bar{Q}^n + DQ^n]CP\uparrow$$

因此

$$J = D, K = \bar{D}$$

自觉遵守考试规则，诚信考试，绝不作弊

《 数字电路与逻辑设计 B 》

院(系) _____ 班级 _____ 学号 _____ 姓名 _____

题号	一	二	三	四	五	六	七	八	九	十	十一	总分
得分												

自觉遵守考场规则，诚信考试，绝不作弊

保持原精度

$\alpha^j = \beta^i$
 $2^2 \leq 10^2$
 $8^{-1} \leq 10^{-1}$

种 BCD 码如何记忆

得分

一、完成下列数制、码制的转换 (10分)

1. $(58)_{10} = (111010)_2 = (213)_5 = (72)_8 = (3A)_{16}$
2. $(101011)_2 = (43)_{10} = (53)_6 = (2B)_{16}$
3. $(36)_{10} = (00110110)_{8421BCD} = (00110110)_{5421BCD}$
4. $(1.39)_{10} = (1.0110001)_2$ (要求保持原精度)

得分

二、试用公式法把下列逻辑函数化简为最简与或表达式 (没有过程不得分) (10分)

1. $F_1(A, B, C, D) = A\bar{B}\bar{D} + \bar{A}BC + ACD + A(B \oplus C)$

解: $F_1(A, B, C, D) = A\bar{B}\bar{D} + \bar{A}BC + ACD + A\bar{B}C + ABC$
 $= A(\bar{B}\bar{D} + \bar{B}C + CD + \bar{B}C + BC)$
 $= A(\bar{B}\bar{D} + \bar{C} + CD + BC) = A\bar{B}\bar{D} + \bar{C} + D + BC$
 $= A\bar{C}\bar{D} + D + \bar{B} + \bar{C}$

2. $F_2(A, B, C, D) = \overline{ABCDEF} + C(A + \bar{A} + B)$

解: $F_2(A, B, C, D) = \overline{ABCDEF} + \bar{C} + (A + \bar{A} + B)$
 $= \bar{C} + (\overline{ABCDEF}) + A + B + \bar{C}$
 $= \bar{C} + \overline{ABCDEF} + A + B + \bar{C}$
 $= \bar{C} + \overline{ABCDEF} + A + B + \bar{C}$
 $= \bar{C} + \overline{ABCDEF} + A + B + \bar{C}$
 $= \bar{C} + \overline{ABCDEF} + A + B + \bar{C}$

得分

三、试用卡诺图法将下列逻辑函数化简为最简与或表达式 (要有图解过程, 否则不得分) (10分)

1. $F_1(A, B, C, D) = \sum (3, 4, 5, 7, 9, 13, 14, 15)$

	CD	00	01	11	10
AB	00			10	
01	00	1	1	1	1
11	00	1	1	1	1
10	00	1	1	1	1

$F_1(A, B, C, D) = \bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{C}D + \bar{A}CD$

2. $F_2(A, B, C, D) = \overline{A}CD + \overline{A}BCD$, 且 $CD = 0$

	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	0	0	0	0
10	0	0	0	0

解 $F_2(A, B, C, D) = \overline{C}$

$F_2(A, B, C, D) = BD + AD$

得分

四、已知 $F_1(A, B, C, D) = \sum_m(0, 3, 4, 5, 7, 9, 10, 13, 14, 15)$.

$F_2(A, B, C, D) = \sum_m(2, 3, 5, 6, 7, 9, 12, 13, 15)$. 试用卡诺图运算的方法求

$F_3(A, B, C, D) = F_1(A, B, C, D) \oplus F_2(A, B, C, D)$ 的最简与或表达式 (5分).

解

00	01	11	10
00	1	1	1
01	1	1	1
11	1	1	1
10	1	1	1

F_1

00	01	11	10
00	1	1	1
01	1	1	1
11	1	1	1
10	1	1	1

F_2

00	01	11	10
00	1	1	1
01	1	1	1
11	1	1	1
10	1	1	1

F_3

化简后最简与或表达式

$F_3(A, B, C, D) = \overline{A}C\overline{D} + \overline{A}CD + BD$

	00	01	11	10
00	1	0	1	0
01	1	1	1	0
11	0	1	1	1
10	0	1	0	1

	00	01	11	10
00	0	0	1	1
01	0	1	1	1
11	1	1	1	0
10	0	1	0	0

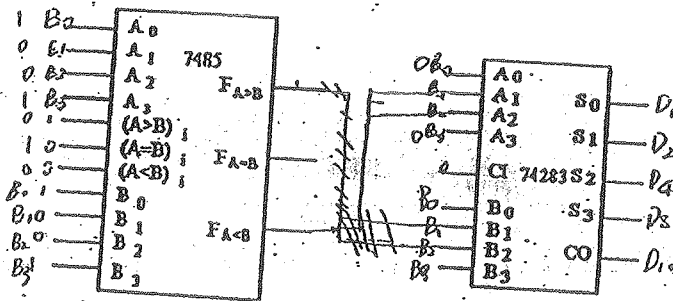
	00	01	11	10
00	0	1	1	0
01	0	1	1	0
11	0	1	1	0
10	1	1	1	0

$F_3(A, B, C, D) = D + \overline{A}B\overline{C}$

得分

五、试用一个四位数值比较器 7485 和一个四位全加器 74283 (不允许附加任何器件) 将四位二进制数 B_3, B_2, B_1, B_0 转换成 8421BCD 码 $000D_{10}, D_8, D_4, D_2, D_1$.

(其中 $000D_{10}, D_8, D_4, D_2, D_1$ 分别表示十进制数的十位、个位数的 8421BCD 码) (10分).



得分

六、试写出下图电路输出函数 F_1 和 F_2 的最小项表达式 (10分)

$F_1(A, B, C, D) = \sum_m(1, 3, 5, 7, 9)$

$F_2(A, B, C, D) = \sum_m(2, 4, 6, 14, 15)$

$$\Sigma m_i = \Sigma (\bar{E}_A + \bar{E}_B)$$

$$\bar{Y}_1 \cdot \bar{Y}_2 \cdot \bar{Y}_3 \cdot A$$

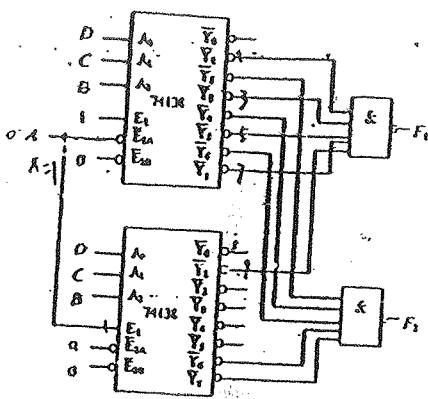
$$(m_1 + m_3 + m_5 + m_7)$$

$$F_1 =$$

$$\bar{Y}_1 \cdot \bar{Y}_2 \cdot \bar{Y}_3$$

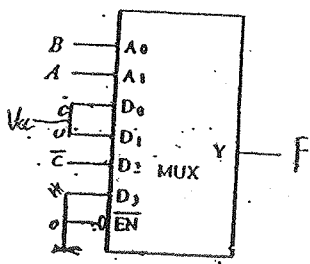
$$Y_1 + Y_3 + Y_5$$

2.46. 11



得分

七、下图所示数据选择器 MUX 的输出方程为 $Y = \overline{E}A_0A_1D_0 + \overline{A}A_0D_1 + A_1A_0D_2 + A_1A_0D_3$ ，试用该 MUX (不提供其它元件) 构成检测电路，判断四位自然二进制码 ABCD (ABCD 的位权依次为 8421) 是否是 8421BCD 码非法码 (若是，输出 F=1，否则 F=0) (10 分)。



	D0	00	01	11	10
A0	00	1	1	1	1
01	1	1	1	1	1
11	0	0	0	0	0
10	1	1	1	1	0

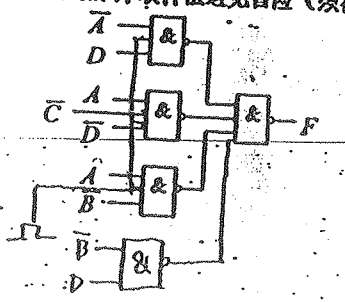
	B	0	1
A	0	1	1
1	0	0	0

$$\bar{C}D + \bar{C}D$$

得分

八、已知两级与非门电路如下图所示。(10 分)。

- 1、当信号 ABCD 作 0011 \leftrightarrow 1011 变化时会产生 逻辑 冒险 (逻辑冒险、功能冒险)，当信号 ABCD 作 1100 \leftrightarrow 0101 变化时会产生 功能 冒险 (逻辑冒险、功能冒险)。
- 2、试用增加多余项法消除该电路的逻辑冒险 (须作出逻辑电路)。
- 3、试用脉冲取样法避免冒险 (须在逻辑电路中标出取样脉冲所加的位置和极性)。



$$F = \bar{A}D \cdot A\bar{C}\bar{D} \cdot AB$$

$$= \bar{A}D + A\bar{C}\bar{D} + AB$$

$$F = \bar{A}B + B\bar{C}D$$

	D	00	01	10	11
00	0	0	0	0	0
01	0	0	1	0	0
10	0	0	0	0	0
11	0	1	1	1	1

$$F = \bar{A}D + A\bar{C}\bar{D} + AB + B\bar{C}D$$

$$F^* = CP \cdot F$$

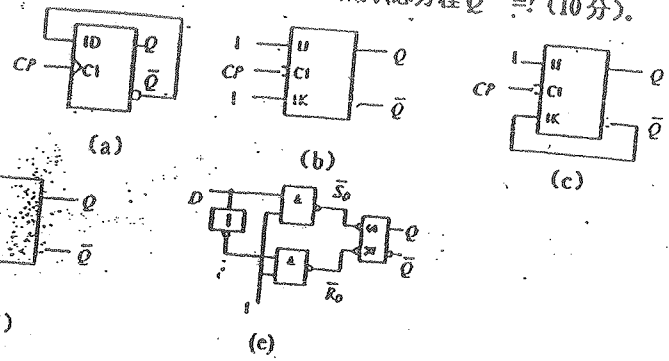
$$= CP \cdot \bar{A}D + CP \cdot A\bar{C}\bar{D} + CP \cdot AB$$

$$= CP \cdot \bar{A}D \cdot CP \cdot A\bar{C}\bar{D} \cdot CP \cdot AB$$

CP

得分

九、试写出下列各触发器输出端的状态方程 $Q^{n+1}=?$ (10分)。



得分

十、AB 触发器和 CD 触发器的功能如下表所示。若将 AB 触发器转换成 CD 触发器，试用列综合表法导出转换函数的最简与或表达式 (10分)。

AB 触发器的功能表

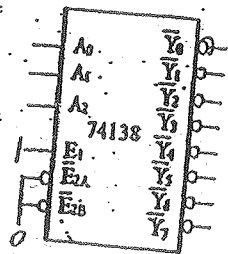
A	B	Q^{n+1}
0	0	Q^n
0	1	0
1	0	1
1	1	\bar{Q}^n

CD 触发器的功能表

C	D	Q^{n+1}
0	0	Q^n
0	1	\bar{Q}^n
1	0	\bar{Q}^n
1	1	Q^n

得分

十一、试用一个下图所示的 3-8 线译码器和一个与门组成一个译码电路。该译码电路的输入为 3 位地址码 A_2, A_1, A_0 ，当输入地址分别为 $(A8)_{16} \sim (AF)_{16}$ 时，相应输出端 \bar{Y}_7, \bar{Y}_8 输出低电平。画出该译码电路的逻辑电路 (5分)。



10
 $A8$
 118
 $8 \times 16^0 + 10 \times 16^1$
 118

100101000
 100101111

21168
 2184
 2162
 210
 215
 214
 212
 211

自觉遵守考场规则，诚信考试，绝不作弊。